

TECHNISCHER BERICHT NR.210

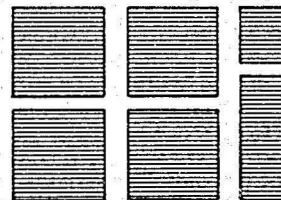
ENTWURF VON
MIKRO-HYBRID-SCHALTUNGEN

von

Dr.-Ing. Hans-Peter Nolting

Dipl.-Ing. Georg Teich

3.Mai 1979



Technischer Bericht Nr. 210

Entwurf von Mikro-Hybrid-Schaltungen

Zusammenfassung:

Der vorliegende Bericht gibt einen kurzen Überblick über verschiedene Technologien und beschreibt die Leistungsmerkmale des Mikro-Hybrid-Labors des HHI. Es werden Richtlinien für den Entwurf und das Layout von Hybrid-Schaltungen sowie Daten und Formeln zu ihrer Berechnung speziell bei hohen Frequenzen gegeben. Beispiele von ausgewählten Schaltungen für Bitraten von 300 Mbit/s bis 1,12 Gbit/s zeigen den Leistungsstand der Mikro-Hybrid-Technologie.

Bearbeiter:

Hans-Peter Nolling
(Dr.-Ing. Hans-Peter Nolling)

Georg Teich
(Dipl.-Ing. Georg Teich)

H. Ohnsorge
WISS. TECHN. GESCHÄFTSFÜHRER
(Dr. Horst Ohnsorge)

W. Herold
Abteilungsleiter
(Dr. Wolf Herold)

Berlin-Charlottenburg, den 3. Mai 1979

ISSN 0342 - 6815

Inhaltsverzeichnis

Seite

Einleitung	3
I Einsatzgebiete von Dickfilmschaltungen im HHI	4
II Kurzer Überblick über verschiedene Technologien	6
Dickfilmtechnik	8
Dünnschichttechnik	9
Hybridschaltung	10
Maskenherstellung	12
III Leistungsmerkmale des Mikro-Hybrid-Labors des HHI	14
IV Eigenschaften der Dickfilmmaterialien	17
Substratmaterialien	17
Dickfilmschichten	18
Leiterbahnschicht	18
Widerstandsschicht	21
Dielektrische Schichten	24
V Schichtbauelemente	26
Berechnung der schaltungstechnischen Größen	26
Leiterbahn	27
Widerstand	28
Kondensator	30
Kreuzung, Multilayer	31
Induktivitäten	32
Mikrostrip-Leitungen	33
Monolayer Blockkondensatoren	35
VI Hybrid-Technik, Diskrete Bauelemente	36
Passive diskrete Bauelemente	36
Widerstände	36
Kondensatoren	38
Aktive Bauelemente und ihre Bauformen	39
Verbindungstechniken	39

	<u>Seite</u>
VII Richtlinien für Design und Layout	41
Teilung der Gesamtschaltung	41
Wahl der Basistechnologie: Dickfilm- oder Dünnschichtschaltung	42
Allgemeine Gesichtspunkte beim Design	43
Design einer Mikro-Hybrid-Schaltung	44
Topologischer Entwurf.	46
VIII Beschreibung einiger ausgewählter Schaltungen	57
ECL-Schaltung	58
VCO für 1.12 Gbit/s	80
Diverses	85
IX Literatur	88
<u>Anhang</u>	90
A) Auszug aus dem Datenblatt über Dickfilmwiderstände der Firma ESL	91
B) Berechnung von Mikrostrip-Leitungen	95

Einleitung

Dieser Technische Bericht hat sich zum Ziel gesetzt,

- einen kurzen Überblick über die im HHI vorhandenen technologischen Möglichkeiten zur Realisierung von Mikro-Hybrid-Schaltungen
- Richtlinien für den Entwurf und das Layout von Hybrid-Schaltungen
- Formeln und Daten zur Berechnung von Hybrid-Schaltungen, speziell bei hohen Frequenzen

zu geben. Er wendet sich insbesondere an die Auftraggeber von Mikro-Hybrid-Schaltungen im HHI und soll die Zusammenarbeit mit dem Schaltungshersteller vereinfachen. Diesem Bericht liegt die Erfahrung der letzten vier Jahre zugrunde, in denen sehr viele Schaltungen für Bitraten von 300 Mbit/s bis 1,12 Gbit/s hergestellt wurden. Am Beispiel einiger ausgewählter Schaltungen für diesen Frequenzbereich sollen die Möglichkeiten der Hybrid-Technologie verdeutlicht werden.

I. Einsatzgebiete von Dickfilmschaltungen im HHI

Für die Realisierung von Schaltungen mit Bitraten von 300 Mbit/s und 1.12 Gbit/s für die Nachrichtentechnik wird im HHI die Mikro-Hybrid-Technik auf der Basis von Dickfilmschaltungen verwendet. Bei Bitraten um 1 Gbit/s kann die konventionelle Leiterplattentechnik nicht eingesetzt werden, weil die parasitären Effekte zu groß sind. Die monolithische Integration von Digitalschaltungen ist zur Zeit auf eine Taktfrequenz um 500 Mbit/s beschränkt. Der Einsatz von Dickfilmschaltungen führt zu einer Erhöhung der Zuverlässigkeit durch integrierte Schichtbauelemente (RC-Netzwerk) und zu einer Verringerung der parasitären Effekte und Verkleinerung der Laufzeiten durch Miniaturisierung der Schaltung gegenüber der Leiterplattentechnik. Es müssen diskrete aktive Bauelemente mit dem passiven RC-Netzwerk verbunden werden (Hybrid-Schaltung). Die Leiterbahnen werden als Mikrostrip-Leitungen ausgebildet, um einen definierten Wellenwiderstand für die elektromagnetischen Signale zu gewährleisten.

Die im Dickfilmlabor des HHI hergestellten Schaltungen können in drei Gruppen eingeteilt werden:

1. Testschaltungen
2. Prototypschaltungen
3. Serienschaltungen

Zu 1. Testschaltungen werden zur Untersuchung von Schichtbauelementen und ihren Herstellungsbedingungen sowie deren HF-Eigenschaften im interessierenden Frequenzgebiet hergestellt.

Zu 2. Prototyp-Schaltungen dienen im allgemeinen der Neuentwicklung und müssen daher sehr flexibel sein. Sie bestehen meist nur aus Leiterbahnen und werden mit diskreten Widerständen

und Kapazitäten bestückt, um die Bauelemente austauschen zu können. Die Herstellungszeit der Dickfilmschaltung ist kurz, und die Bestückungszeit der diskreten Bauelemente fällt wegen der Einzelanfertigung nicht ins Gewicht. Prototypschaltungen können kurzfristig angefertigt werden.

- Zu 3. Schaltungen, die technisch ausgereift sind, werden für den Einsatz in Systemen meist in einer höher integrierten Form mit gedruckten Widerständen und/oder Kondensatoren hergestellt. Der Einsatz von Schichtbauteilen erhöht die Zuverlässigkeit der Schaltung durch Verringerung der Verbindungsstellen.

Der erhöhte Flächenbedarf von gedruckten Kondensatoren (einlagig) gegenüber Multilayer-Chip-Kondensatoren kann in der Regel verkraftet werden. Die parasitären Effekte von gedruckten Widerständen sind bei richtiger Auslegung meistens kleiner als die von diskreten Bauelementen.

Diese Art von Schaltung wird oft in einer kleinen Serie von 10 - 50 Stück aufgelegt. Um die Herstellungszeit zu optimieren, werden vorwiegend Schichtbauteile verwendet. Die zulässige Toleranz der passiven Bauelemente sollte möglichst groß sein ($\Delta R/R \approx \pm 10\%$), um zeitaufwendiges Trimmen zu sparen.

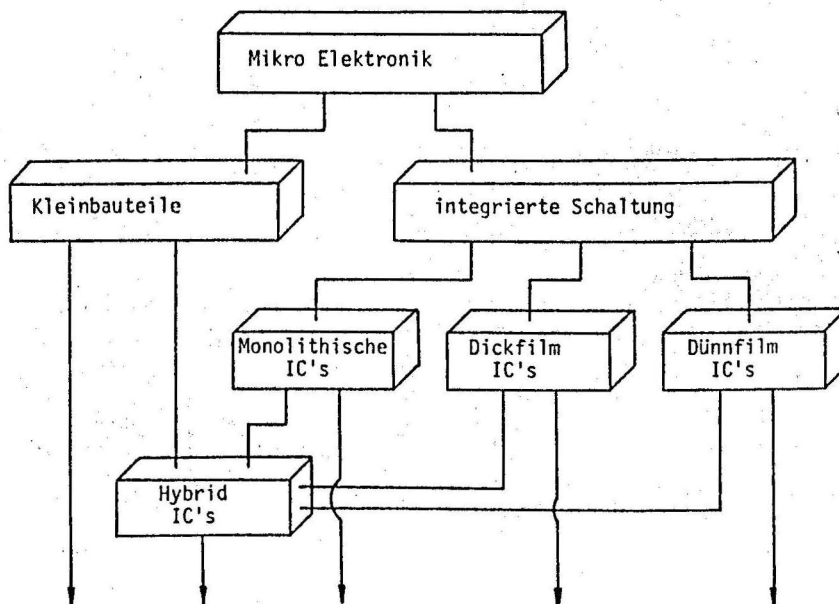
II. Kurzer Überblick über verschiedene Technologien

Die Leiterplattentechnik ist die auf der Welt am weitesten verbreitete Technik zur Realisierung elektronischer Schaltungen. Einer Verkleinerung der Leiterplatte sind bedingt durch die Materialien Grenzen gesetzt. Ihr Einsatzgebiet zu hohen Frequenzen ist daher beschränkt.

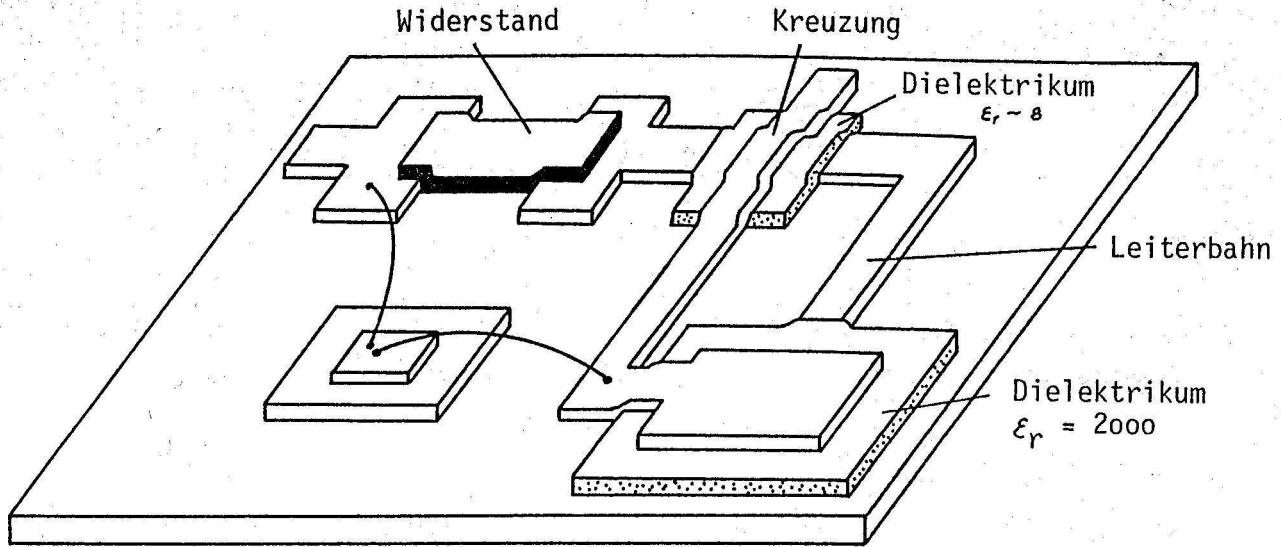
Zum Gebiet der Mikroelektronik zählt man im heutigen Sprachgebrauch die miniaturisierten diskreten Bauelemente (Chip-Kondensatoren, Chip-Widerstände etc.) und die integrierten Schaltungen, bei denen man drei Technologien unterscheidet:

1. Monolithisch Integrierte Schaltung
2. Dickfilmschaltung
3. Dünnschichtschaltung

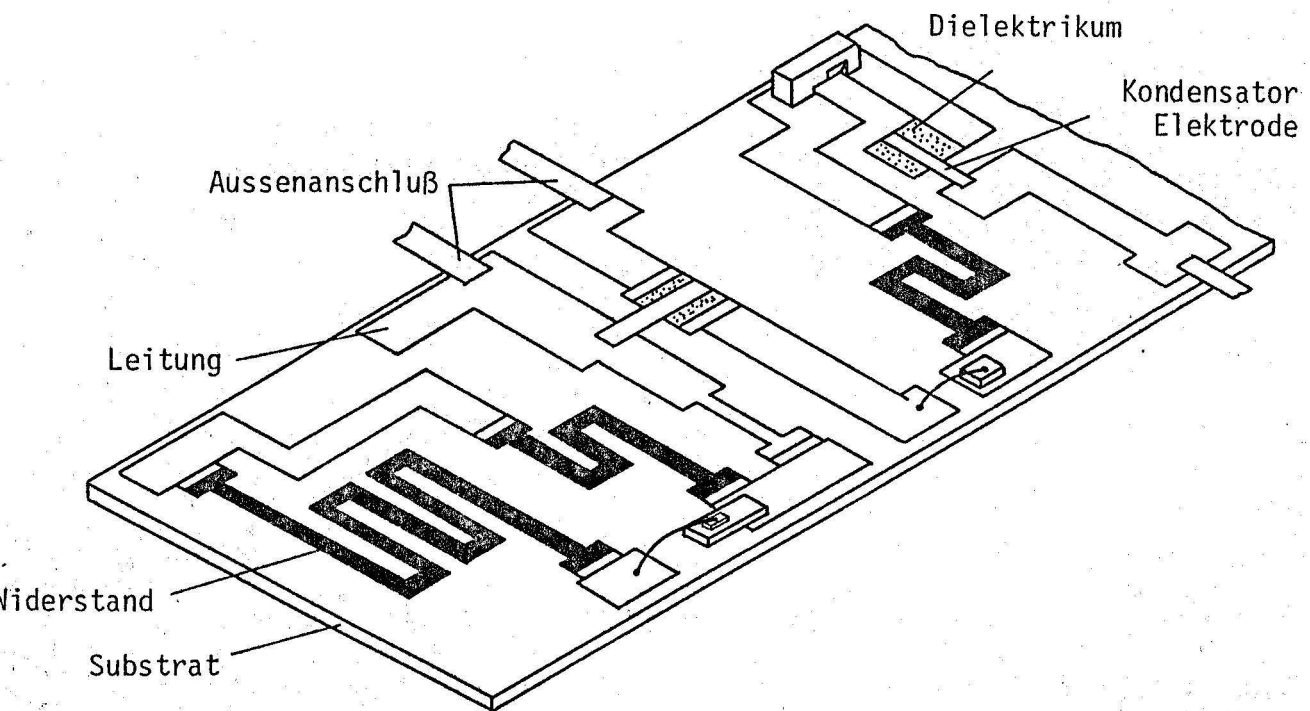
Wird bei einer Schaltung eine Kombination mehrerer dieser Technologien benutzt, so spricht man von einer Hybrid-Schaltung.



Einen vergleichenden Überblick bringt die Tabelle 1.



Dickfilmschaltung mit Leiterbahnen, Kreuzungen, Widerstand und Kondensator



Dünnschichtschaltung mit diskreten Bauelementen

a) Dickfilmtechnik

Auf Keramiksubstrate wird mittels Siebdrucken eine Paste in geometrischen Mustern aufgebracht. Es gibt verschiedene Pasten mit unterschiedlichen Eigenschaften:

Leiterbahnpasten	: hohe Leitfähigkeit, lötbar, bondbar
Widerstandspasten	: verschiedene Widerstandsbereiche 10 $\Omega/\square$.. 1 M $\Omega/\square$
Dielektr. Pasten	: isolierend, $\epsilon_r \approx 6 \dots 2000$

Die Pasten werden durch Brennen fest mit der Keramik verbunden, wobei die Muster erhalten bleiben. Durch nacheinander Herstellung von bestimmten Mustern mit bestimmten Pasten entsteht eine komplette elektrische Schaltung mit zum Beispiel

Leiterbahnen, Widerstände, Kondensatoren
Mikrostrip-Leitungen
Leiterbahnkreuzungen

Die Dicke der Schichten liegt jeweils zwischen 10 und 20 μm .

Leistungsmerkmale:

1. Große Zuverlässigkeit durch Verringerung der Zahl der Verbindungen,
2. billige Widerstände mit hohem Leistungsverbrauch möglich,
3. Miniaturisierung: Verkürzung der Laufzeiten, Verringerung der parasitären Effekte
4. hohe Frequenzen bis ca. 10 GHz,

5. kurze Entwicklungszeit (verglichen mit monolithischer Integration)
6. sehr flexibel in Bezug auf Änderungen oder Verbesserungen
7. leichtes Umsetzen einer bewährten konventionellen Schaltung in eine Dickfilmschaltung mit Gewinn an Größe, Gewicht und Volumen
8. hohe thermische Leitfähigkeit des Substrates verkleinert Temperatur-Gradient der Bauelemente $\Rightarrow$ gleiches thermisches Verhalten von Bauelementen $\Rightarrow$ Widerstandsverhältnisse haben einen sehr kleinen Temperaturkoeffizienten.

b) Dünnfilmtechnik

Als Substratmaterial wird Keramik mit glatter Oberfläche oder Glas eingesetzt. Es werden Widerstandsschichten, Leiterbahnschichten und dielektrische Schichten ganzflächig aufgebracht. Als Verfahren werden Aufdampfen, Kathodenzerstäubung (Sputtern) und galvanische Prozesse verwendet. Die benötigten Muster werden durch Fotolithographie und Ätztechnik erzeugt. Dabei werden die Strukturen selektiv herausgeätzt. Die Teile, die vom Ätzmittel nicht angegriffen werden sollen, werden durch eine Maske abgedeckt. Diese besteht aus Fotolack, in der durch Belichten mit UV durch einen Film hindurch und Entwickeln die Muster erzeugt werden.

Verwendete Materialien:

Leiterbahn	: Gold		
Widerstandsschicht	: NiCr	Ta	Ta N
Dielektrikum	: Si O ₂	Ta ₂ O ₅	
Schichtdicke	: $\approx 1 \mu\text{m}$		

Dünnfilmleiterbahnen werden oft galvanisch verstärkt.



Leistungsmerkmale

- a) Stärkere Miniaturisierung als Dickfilmtechnik
- b) Temperaturkoeffizient (TKR) der Widerstände kleiner $\Rightarrow$ Präzisionswiderstände, Langzeitstabilität
- c) temperaturkompensierte RC-Netzwerke möglich
- d) rauscharm

Im HHI steht eine vereinfachte Dünnschicht-Technologie zur Verfügung. Ausgehend von gekauften Keramiksubstraten (2" x 2") mit NiCr-Au-Dünnschichtschichten werden durch Fotolithographie Leiterbahnen und Widerstände ($R = 100 \Omega / \square$, $TKR = 0 \pm 15 \text{ ppm}/^\circ\text{C}$) realisiert. Die Leiterbahnen werden galvanisch verstärkt auf Schichtdicken von 4 - 5 μm .

c) Hybrid-Schaltung

Da jede Technologie in ihrer Anwendung beschränkt ist, müssen für eine Schaltung oft mehrere Technologien miteinander verbunden werden: Hybrid-Technik

Dadurch werden die Vorteile der monolithischen Integration:

- aktive Bauelemente wie Transistoren und Dioden
- Funktionsgruppen wie Gatter, Flip-Flops, Halbleiterspeicher etc.

mit den Vorteilen der Schichttechnologie

- langzeitstabile Präzisions-RC-Netzwerke
- geeignet für höhere Frequenzen
- geeignet für höhere Leistung

unter Beibehaltung der Miniaturisierung verbunden.

Man gewinnt dabei eine größere Flexibilität als in der reinen



IC-Technologie, weil man verschiedenste Materialsysteme z. B.

- Si-Transistor
- GaAs MES FET
- DH Laserdioden aus $\text{Ga}_x\text{Al}_{1-x}\text{As}$

und Technologien z. B.

- Chip-Bauelemente kleben oder löten
- Beam-Leads bonden
- Flip-Chips mit Lötpaste löten
- Flat-Paks Reflow löten

miteinander verbinden kann.

Schnelle Änderungen des Layouts sind möglich (verglichen mit IC). Dadurch ist eine Optimierung der Schaltung leichter durchzuführen (z. B. neue, bessere Bauelemente oder neue Anforderungen an eine bewährte Schaltung).

Die Zuverlässigkeit ist dabei erheblich höher als bei Verwendung von Leiterplattentechnik, weil man

- integrierte RC-Netzwerke verwendet
- Verbindungstechnologien der Halbleitertechnik einsetzen kann:

- a) Thermokompression (TC) und Ultraschall (US) bonden
- b) Die bonding

Als Basisschaltung wird eine Dick- oder Dünnschichtschaltung verwendet, die mit aktiven Bauelementen (Transistoren, Dioden, LSI, MSI etc.) oder auch anderen passiven Bauelementen (miniaturisierte Widerstände, Kondensatoren, Spulen etc.) bestückt wird.

Als Verbindungstechnik wird

Löten

Kleben

Bonden

Verkapseln, Einbau in Gehäuse

eingesetzt. Die Vorteile liegen in

- geringe Größe der Schaltung
- geringes Gewicht
- größere Zuverlässigkeit durch Verringerung der Verbindungen
- preiswerte Produktion bei großen Stückzahlen
- höhere Frequenzen
- universell einsetzbar, sehr flexibel
- langzeit- und temperaturstabile Schaltungen
- höhere Leistungen
- funktionaler Abgleich von Widerständen (dynamisches Trimmen)
erlaubt Kompensation von Streuungen anderer Bauelemente

1) Maskenherstellung, gemeinsam für Dick- und Dünnschichttechnik:

Für jede Schicht wird eine Muttermaske durch Ritzen in Rubilith-Folie und Strippen erzeugt (10 : 1). Diese wird fotografisch verkleinert auf die exakten Originalmaße. Es wird Ortho-Film oder High-Resolution-Film mit starkem Schwarz-Weiß-Kontrast (keine Grautöne!) verwendet. Dieses Bild wird durch eine 1:1 Abbildung mit UV-Licht auf eine fotoempfindliche Schicht - entweder Emulsion im Sieb für Dickfilm oder Fotoresist als Maske auf Dünnschichtsubstrat - abgebildet. Die fotoempfindliche Schicht wird durch UV-Bestrahlung polymerisieren, vernetzen und eine zusammenhängende feste Schicht bilden, die gegen einige Chemikalien resistent ist. Die nicht belichteten Teile der Fotoschicht können durch Entwickeln entfernt werden. Es entsteht eine Maske, die Teile des Substrates vor dem Ätzprozess schützt bzw. Teile des Siebes schließt und keine Paste durchläßt.

Leiterplattentechnik Monolyt. Halbleitert. Dickfilmtechnik Dünnfilmtechnik

Bauelement	Leiterbahn	+ Transistor + Diode + Leiterbahn - Widerstand - Kondensator	Leiterbahn Widerstand Kondensator Spule Kreuzung	Leiterbahn Widerstand Kondensator Spule
planare Schicht	Kupferschicht	dotierte Bereiche Oxidschicht Metallschicht Poly - Si	Metallschicht Widerstandssch. Dielektr. Sch.	Metallschicht Widerstandssch. Dielektr. Sch.
Träger Isolierung	Epoxy Platte	hochohmiges Si pn - Sperrschicht	Keramik	Keramik Glas
Schichterzeugung		Epitaxie Diffusion Ionenimplantation Aufdampfen	Siebdrucken Brennen	Aufdampfen Sputtern
Mustererzeugung	Fotolithografie Ätzen	Fotolithografie Ätzen, SiO ₂ -Masken	Fotolithografie Siebdrucken	Fotolithografie Ätzen, Fotoresist
Typ. Abmessung	dm ²	mm ²	cm ²	cm ²
Strukturbreite	0.1 ... 2 mm	1 ... 25 μ m	125 ... 500 μ m	10 ... 100 μ m
Randschärfe	50 μ m	0.2 μ m	10 μ m	5 μ m
Frequenzbereich	500 MHz	500 MHz	18 GHz	40 GHz
Stückzahl	1 ... 10 ⁵	-10 ⁶	1 ... 10 ⁴ ... 10 ⁵	1 ... 10 ⁴
Zuverlässigkeit	+	+++	++	++
Leiterb. m Ω / $\square$	0.2 ... 1	10 ³ ... 10 ⁵	2 ... 100	6 ... 10 ³
Widerstand Ω / $\square$		10 ... 10 ⁵ parasitäre Eff.	1 ... 10 ¹⁰ hohe Leistung	20 ... 250 stabil
Kondensator pF/mm		0.15 pF auf 10 μ m ²	1 ... 400	650

Tab. 1: Vergleich verschiedener Technologien

III. Leistungsmerkmale des Mikro-Hybrid-Labors des HHI

Dickfilmtechnik

Als Substrat wird 96 % Al_2O_3 -Keramik in den Größen 2" x 2" und 2" x 3" verwendet. Kleinere Abmessungen können durch Ritzen mit dem Laser und Brechen erzeugt werden. Die Substratdicke beträgt 0,625mm.

Es können folgende Schichtbauelemente hergestellt werden:

- Leiterbahnen mit Breite $\geq 125 \mu\text{m}$, $R^{\square} = 2 \dots 200 \text{ m } \Omega / \square$
- Mikrostrip-Leitungen
- Widerstände von $10 \Omega / \square \dots 10 \text{ M} \Omega / \square$ mit jedem beliebigen Zwischenwert durch Laserabgleich
- $\frac{\Delta R}{R} = \pm 10 \%$ ungetrimmt
- Kondensatoren mit $(1 \text{ pF/mm}^2 \dots \frac{1}{2} \text{ nF/mm}^2)$
- Leiterbahnkreuzungen
- Induktivitäten aus Flachspiralen, $L \leq 1000 \text{ nH}$

Als diskrete Bauelemente können im Prinzip alle auf dem Markt erhältlichen verwendet werden. Miniaturisierte Bauelemente sind aber Standardbauelementen vorzuziehen. Üblicherweise werden folgende Bauelemente verwendet:

- diskrete Dickfilmwiderstände in Chip-Form
- diskrete Multilayer-Chip-Kondensatoren
- Transistoren im Micro Tab Gehäuse
- Chip Carrier
- Beam Leads
- ungekapselte Halbleiterchips
- Flip-Chips
- Flat-Paks (ECL)

Es stehen folgende Verbindungstechniken zur Verfügung:

- Löten

Es wird mit Solder Cream (Sn, Pb, Ag)-Lot (Schmelzpunkt 179°C) mittels Heizstation oder Heißgasverfahren für Gesamt- oder Einzelmontage der Bauelemente gearbeitet.

- Kleben

Zwei-Komponenten Epoxy-Kleber wird mittels Dispenser und Mikro-manipulator aufgetragen und bei $100...150^{\circ}\text{C}$ für einige Stunden ausgehärtet. Es gibt leitende und nichtleitende Kleber.

- Bonden

Ungekapselte Halbleiter können mit TC- oder US-bonden mit Gold-draht von $25\mu\text{m}$ kontaktiert werden.

- Die-bonding

ist im Prinzip für kleine Stückzahlen im Handbetrieb möglich, wurde aber noch nicht durchgeführt. Dabei wird ein Si-Au-Eutektikum zur Verbindung ungekapselter Halbleiterbauelemente mit einer Goldleiterbahn bei 370°C verwendet.

- Trimmen von Widerständen

Dickfilmwiderstände streuen in ihrem Wert trotz Normierung des Herstellprozesses um $\pm 10\%$. Wird eine höhere Genauigkeit verlangt, können sie durch Laserabgleich auf Toleranzen kleiner $0,1\%$ gebracht werden. Der Wert R nach der Herstellung muß dazu im Intervall $0,5 R_{\text{Nom.}} \leq R \leq R_{\text{Nom.}}$ liegen, da er durch Einschneiden des Laserstrahls in den Widerstand nur erhöht werden kann.

- Bohren von Löchern

Die Härte von sehr reiner Al_2O_3 -Keramik ist fast so hoch wie die von Diamant. Es ist daher sehr schwer, Löcher in die Keramik zu bohren. Mittels Diamantbohrer können Löcher von $1,5\text{ mm } \varnothing$ in 10 s und mittels YAG-Laser beliebige Lochdurchmesser in ca. 1 min erzeugt werden.

- Gehäuse

Für Schaltungen mit Frequenzen um 1 Gbit/s wird ein Standardgehäuse aus Messing für 2" x 2" Keramiksubstrate empfohlen (eigene Anfertigung im HHI). Als Ein- und Ausgänge werden SMA-Einlötstecker verwendet, deren Pins mit den Mikrostrip-Leitungen durch Löten verbunden werden. Die Masseseite der Rückseite wird an geeigneten Stellen über die Substratkante herum mit der Masseleitung der Vorderseite (meist Teil eines Abblockkondensators) mittels Leiterbahnpaste verbunden. An diesen Stellen wird die Keramik mit der Mantelfläche des Gehäuses verlötet, um einen guten Massekontakt zu gewährleisten. Boden und Deckel des Gehäuses sind mit Schrauben befestigt und können entfernt werden, um Bauelemente mittels Heißgaslötgerät auszutauschen, ohne die Schaltung vom Gehäusemantel zu trennen.

Dieser Schaltungsaufbau erlaubt ein leichtes Optimieren und Reparieren von Schaltungen durch Auswechseln von diskreten Bauelementen.

- Dünnfilmtechnik

Die Dünnfilmtechnik wird ab Mitte 1979 zur Verfügung stehen. Ausgehend von gekauften Al_2O_3 -Keramiksubstraten mit ganzflächigen NiCr/Au-Schichten können durch Fotolithografie und Ätztechnik Widerstands-Leiterbahnnetzwerke hergestellt werden.

Leiterbahn: 5 μm Au-Schicht ca. 2...4 m Ω / $\square$

Widerstand: 100 Ω / $\square$, rauscharm, langzeitstabil.

Der Vorteil der Dünnfilmtechnik liegt in der Möglichkeit, kleinere Strukturen (bis ca. 10 μm) mit glatteren Kanten zu erzeugen. Sie ist daher zum Teil für MIC's (Integrierte Mikrowellenschaltungen) besser geeignet.



IV. Eigenschaften der Dickfilmmaterialien

A. Substratmaterialien für die Dickfilmtechnologie

Wünschenswerte Eigenschaften eines Trägermaterials einer Dickfilmschaltung:

Hohe mechanische Stabilität (um die Betriebsbedingungen auszuhalten)

ja

hoher elektrischer Widerstand (sehr guter Isolator)

$10^{12} \Omega$

kleiner Verlustfaktor ($\tan \delta$)

$4 \cdot 10^{-4}$

niedrige Dielektrizitätskonstante (wegen kapazitiver Effekte)

9,3

hohe Spannungsfestigkeit

200 KV/cm

große Wärmeleitfähigkeit

$13-16 \frac{\text{kcal}}{\text{mh} \text{ grad}}$

inert bei hohen Temperaturen (über 1000 °C)

ja

inert bei den beabsichtigten chemischen Prozessen

ja

muß gut bearbeitbar sein, um dünne Platten mit guter Oberfläche zu bilden, geringe Wärmeausdehnung

$5 \cdot 10^{-6} \frac{\text{m}}{\text{m}^{\circ}\text{K}}$

geringes spezifisches Gewicht

keine Wasserabsorption

ja

gut reproduzierbar

ja

Eigenschaften müssen möglichst konstant sein über einen großen Temperatur- und Frequenzbereich

ja

billig

nein, im Vergleich zu Glas

Herstellung von Löchern

schwierig

Al_2O_3 -Keramik (96 %): am weitesten verbreitet, erfüllt obige Bedingungen und ist preiswert im Vergleich zu anderen Keramiken, teuer im Vergleich zu Glas.



BeO-Keramik: Wärmeleitfähigkeit 8 x größer als Al_2O_3 ;
giftig, sonst analog Al_2O_3 -Keramik.

B. Dickfilmschichten

Es werden nur Edelmetallpasten verwendet.

3.1. Leiterbahnschichten

Funktion der Leiterbahn:

- Übertragung eines Signals $\rightarrow$ hohe Leitfähigkeit
glatte Kanten bei Mikrostrip-Leitung
- Befestigen von Bauelementen durch Löten, Kleben und Bonden.
- Anschluß des Dickfilmwiderstandes,
Begrenzt den Widerstand in der Länge.
- Multilayer, Kreuzung

Kreuzung von Leiterbahnen möglichst ohne Nebensprechen!

Als Dielektrikum wird eine Glaskeramik mit einem $\epsilon_r = 6 \dots 8$ verwendet. Daher Leiterbahn möglichst schmal $\Rightarrow$ Au-Paste, da sehr hohe Leitfähigkeit, keine Reaktion mit Dielektrikum.

- Kondensatorelektroden

Hohe Dielektrizitätskonstante ϵ_r max = 2000 für minimalen Flächenbedarf: $C = \frac{1}{2} \text{ nF/mm}^2$

- Chip und Die Bonding

Au - Si Eutektisches Bonden für nackte Chips (hoher Goldanteil)
gute Haftung, hohe Zuverlässigkeit.

Flip Chip, Beam Lead,

- Drahtbonden

Thermokompressionsbonden (TC), Ultraschallbonden (US).

- Widerstand mit kleinem Wert: $0 \dots 10 \Omega$

Reproduzierbar!

- Verpackung

Teil einer Dichtung zum Schutz gegen Umwelt → gute Haftung

Eigenschaften verschiedener Pastensysteme für Leiterbahnen

A) Pd/Ag Leiterbahnpaste

- ! - preiswert, sehr verbreitetes System
- sehr gute Anfangs-Haftfestigkeit
- gute Lotbenetzung
- mittlerer Widerstand gegen Lot
- niedrig Pd-Gehalt Pasten zeigen sehr gute Verträglichkeit mit Ruthenium-Widerstandspasten (Präzisions-Paste)
- hohe Pd-Gehalt Pasten zeigen sehr gute Verträglichkeit mit Pd/Ag Widerständen (billig Pasten)
- gute Draht Bond Haltbarkeit (Al, Au)
- Fine Line Printing ist möglich
- Alterung von Lötungen ist stärker als bei Au-Pasten

B) Pd/Au Paste

- bessere Lötbarkeit als A)
- geringere Alterung der Haftfestigkeit als A)
- größerer Widerstand gegen Lot ohne Ag
- teurer als A)
- militärische Anwendung, da kein Silber Migration (Ionenwanderung)
- ! - geringe Streuung der Widerstandswerte, wenn als Kontaktmaterial eingesetzt.

C) Au/Pt Paste

- teurer als B)
- ! - bester Widerstand gegen Lot von allen Pasten → speziell geeignet für häufiges Wechseln von Komponenten

D) Au Paste

- teurer als C)
- ! - höchste Leitfähigkeit, da mindestens 96 % Au
- ! - nicht lötbar
- Kleben, TC und US bonding, Die bonding sehr gut

Paste	Preis für 1 g in DM	R m Ω /□	Widerstand gegen Lot in s	kompatibel mit Dielektrikum	TC, US bonding	Die bon- ding	besondere Eigenschaften
g/Pd	5,--	10...50	50...80	$\epsilon_r=6$ $\epsilon_r=200$ ja nein bedingt	ja	nein	billige, weit ver- breitet, allgemei- ne Zwecke
/Au	25,--	10...50	50...80	ja	ja	nein	Streuung der Widerstände be- sonders klein
/Pt	25,--	20...60	120...300	ja	ja sehr gut	nein	häufiges Wechseln von diskreten Bau- elementen (löten!) möglich
	26,--	2	1	ja exzellent	ja exzellent	ja exzellent	sehr stabil, hohe Leitfähigkeit MIC Nachteil: kein Löten möglich

b.2. Vergleich der Leiterbahnpasten

B.2. Widerstandsschichten

Es wird ein System mit sehr guten Eigenschaften für Präzisionswiderstände (Langzeitstabil, nicht reduzierend, lasertrimmbar, geringer TKR) benutzt.

Iridium-System

ESL : 3800 System

1 $\Omega/\square$... 10 M $\Omega/\square$

TKR (-55°C ... $+125^{\circ}\text{C}$) 200 ppm/ $^{\circ}\text{C}$

Dicke der Widerstandsschicht: 20 ... 25 μm $\Delta R = \pm 10\%$

Leiterbahnmaterial : Au, Pt/Au, Pd/Ag Prefiring
Au, Pt/Au postfiring R kleiner
nicht zusammen brennen!!

Abgleich : Laser, Sandstrahl

Schutzschicht : nicht nötig, System kann nicht reduziert werden

maximale Belastung : 25 W/in², bei 25°C , $\Delta R/R$ 0.2 %
für 1000 h

kleine Widerstände : $1.25 \times 1.25 \text{ mm}^2$: 100 W/in² = 155 mW/mm²

Stabilität unter Hitze : 200°C , 1000 h, 0.3 %

TKR tracking : 5 ppm/ $^{\circ}\text{C}$ für ähnliche Geometrie,
gleiche Paste

Geometrie Effekt : kurze Widerstände haben kleinere
R-Werte

Spannungsbelastung : 2500 V/in = 100 V/mm sehr kleine
Änderung

Alterung bei 200°C ... 500°C für 50...2 h stabilisiert den Widerstand durch Beseitigung von mechanischen Spannungen oder Überlastung des Widerstandes mit doppelter maximaler Spannung für 5 s.

Mischen von Widerstandspasten

Pasten aus einem System können gemischt werden.

Ziel:

- möglichst quadratische Widerstände → platzsparend
MIC : keine parasitäre Induktivität
- Normwiderstandspaste für Massenfertigung.
Die prozessbedingte Herstelltoleranz von Dickfilmwiderständen beträgt ca. $\pm 10\%$. Um das Trimmen von Widerständen zu sparen, sollte der Absolutwert des Mittelwertes der Paste mit dem gewünschten Widerstandswert übereinstimmen, wenn dessen Toleranz größer als $\pm 10\%$ ist. Die vom Hersteller gelieferten Pasten schwanken meist und müssen daher für eine Serienfertigung durch Mischen eingestellt werden.

Ist die vorgeschriebene Toleranz kleiner als 10% , so muß der Absolutwert des Mittelwerts mindestens 20% unter dem gewünschten Wert liegen, da durch das Trimmen der Widerstandswert stets vergrößert wird.

Parameter, die den Widerstandswert beeinflussen

- Leiterbahnkontaktmaterial
- Druckparameter : Sieb, Beschichtung, Rakel, Andruck, Geschwindigkeit, Absprung, Viskosität
- Brenntemperatur
- Brennzeit
- Geometrie → Rauschen
- Mehrfachbrennen
- Reihenfolge des Brennens relativ zur Leiterbahn : post-, pre-, co-firing

Die Aufgabe des Dickfilmlabors ist es, die prozessbedingten Schwankungen der Widerstände durch Normierung des Herstellprozesses minimal zu halten. Aber auch der Designer hat Einfluß auf die Streuung der Widerstände.

- Geometrie

Je kleiner die Widerstandslänge, desto größer ist der Einfluß des Kontaktmaterials (Diffusion; siehe auch Anhang). Die minimale Länge von 1 mm sollte daher nicht unterschritten werden.

- Leiterbahnkontaktmaterial

Au, Au/Pd und Au/Pt-Schichten haben den kleinsten Einfluß auf den Widerstandswert.

- Mehrfachbrennen

Widerstandsschichten werden in der Regel als letzte Schicht hergestellt, wenn nicht topologische Gründe, wie z. B. dichtbenachbarte Kondensatoren mit Schichtdicken von 60 µm dagegensprechen. Die Anzahl der notwendigen Widerstandspasten sollte daher klein gehalten werden, da jede Paste nach dem Drucken einzeln gebrannt wird ($\Rightarrow$ Mehrfachbrennen der ersten Paste).

Rauschen

Je größer die Fläche des Widerstandes ist, desto kleiner ist seine Rauschzahl (siehe Anhang).

Durch Trimmen eines Widerstandes wird seine Rauschzahl etwas vergrößert.

Für den Entwurf eines Widerstandes relevante Parameter

- Widerstandswert
- HF-Eigenschaften
- Leistungsverbrauch
- Platzbedarf
- TKR = Temperaturkoeffizient des Widerstandes
- Spannungsabhängigkeit
- Alterungsrate

- Rauschen
- Reaktionen an den Kontaktstellen mit den Leiterbahnen
- Trimmverhalten (30 % unter dem Nominalwert)
- Anzahl der verwendeten Pasten pro Substrat
- Reihenfolge der einzelnen Prozesse

B.3. Dielektrische Schichten

Verwendung der dielektrischen Schicht

- Kondensator : großer ϵ_r -Wertebereich, kleines $\tan \delta$
- Kreuzung, Multilayer : kleines ϵ_r , kleines $\tan \delta$
- Einkapseln, Versiegeln anderer Schichten (vor Wasserdampf etc.)
- hermetische Abdichtung von Gehäusen

Klassifikation der Kondensatoren

Typ 1

niedrige Dielektrizitätskonstante: $\epsilon_r = 6 \dots 95$

meist Glas-Keramik

sehr stabil und linear über der Zeit, Temperatur, Spannung und Frequenz, geringe Verluste

einstellbarer Temperaturkoeffizient : Spezialfall

NPO : $\text{TKC} \approx 0$

kleinste Flächenkapazität 1 pF/mm²

Einsatz als Isolierschicht für Kreuzungen

Typ 2

hohe Dielektrizitätskonstante : 100...2000

BaTiO₃-Keramik

sehr instabil und nichtlinear über der Zeit, Temperatur, Spannung und Frequenz, großer Verlustfaktor

großer TKC

Einsatz als Blockkondensator

größte Flächenkapazität 0,5 nF/mm²

	SiO ₂	Porzellan	Keramik		Ta ₂ O ₅
			Typ 1/NOP	Typ 2	Ta Kondens.
Kapazität pF	0,5 - 220	0,1...1000	1...10 ⁵	10 ² ...4·10 ⁶	10 ³ ...2,2·10 ⁸
Toleranz %	± 10	1...20	1..5..20	1...20	+40...-20
Arbeitsspannung, V	25...75	50...1000	50...100	50...100	3...50
Temperaturbereich, °C	-65...200	-55...125	-55...125	-55...125	-55...+85
Verlustfaktor, %	0.001...0.025	0.01	0.02	1...3	4...40
TKC, ppm/°C	+35 ± 15	+ 90 ± 20	0 ± 30	1000	2·10 ³ ...5·10 ³
Größe, mm	0,5 ² ...1,1 ²	1,25 ² ...2,8 ²	0,5 ² ...2,2 ²	0,5 ² ...3 ²	3 ² ...6,5 ²
Bemerkung	hoher serienwid.	linear	linear	nichtlinear	nichtlinear
Anwendung	K-Fabrikation	UHF-hohe Leist.	Frequenz- bestimmend	Abblockkond.	stromversorgung
Diskrete Bauelemente	ja	ja	ja	ja	ja
Schichttechnologie	Dünnsfilm	-	Dickfilm	Dickfilm	Dünnsfilm
Dielektrizitätskonstante ε _r			6...95	100...2000	27

Tab. 3. Vergleich der Dielektrischen Materialien

V. Schichtbauelemente

Berechnung der schaltungstechnischen Größen aus der Geometrie und den Materialparametern der Schichten.

Flächenwiderstand $R^{\square}$

Muster aus leitfähigem Material: Leiterbahn, Widerstand

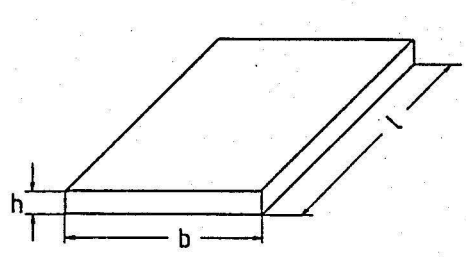
einfachste Geometrie: Quader

Def.: Flächenwiderstand $R^{\square}$

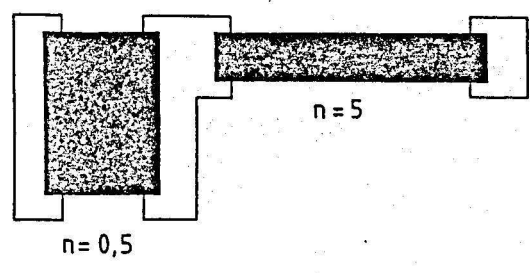
$$R = \rho \cdot \frac{1}{b \cdot h} \quad \rho [\Omega \text{ cm}]$$

$$R^{\square} = \frac{\rho}{h} \quad \Omega / \square$$

$$R = n \cdot R^{\square} \quad n = \text{Anzahl der Quadrate}$$



Jede Geometrie wird in Quader zerlegt, deren Flächenwiderstand bekannt ist. Der Widerstand des Bauelements ergibt sich dann aus Serien- oder Parallelschaltung der einzelnen Quader.



Leiterbahn

Beim Layout einer Schaltung muß der endliche Widerstand der Leiterbahn berücksichtigt werden. Beispiel: Widerstand einer Leiterbahn mit Leiterbahnlänge 50 mm

Material	$R^{\square}$ [mΩ/□]	Leiterbahn- breite 0,5 mm	0,125 mm
Ag/Pd	50	5 Ω	20 Ω
Au	2	0,2 Ω	0,8 Ω

→ Längere Leitungen (z.B. Verzögerungsleitungen) sollten aus Gold hergestellt werden. Wenn eine solche Leiterbahn durch Löten mit diskreten Bauelementen verbunden werden soll, so müssen die Anschlußpads aus lötfähigem Leiterbahnmaterial (z. B. Au/Pt) gedruckt werden.

Für 50 Ω-Mikrostrip-Leitungen wurden folgende Dämpfungen experimentell bestimmt:

dB/cm	Au	Ag/Pd
300 MHz	0,02	0,07
2 GHz	0,06	0,15

Leiterbahnbreite

Die zulässige minimale Leiterbahnbreite sowie der minimale Leiterbahnabstand beträgt 125 µm. Es sollten aber möglichst Leiterbahnbreiten größer als 250 µm verwendet werden, wenn es der Platz zuläßt. Bei Verwendung der oben beschriebenen Keramik hat eine 50 Ω-Mikrostrip-Leitung eine Leiterbahnbreite von 625 µm (s. Anhang). Der Abstand einer Mikrostrip-Leitung zur nächsten oder zur Masseleitung sollte mindestens die dreifache Leiterbahnbreite betragen.

Widerstand

Dimensionierung der Widerstände unter Berücksichtigung der Verlustleistung

Gegeben: R Widerstandswert Gesucht: l Länge
N Verlustleistung b Breite
 R^p Flächenwiderstand
 N_G Grenzbelastung

Def.: $n = \frac{N \left[\frac{\text{mW}}{150} \right]}{150} = F = l \cdot b$

$$r = \frac{R \left[\frac{\Omega}{\square} \right]}{R^p \left[\frac{\Omega}{\square} \right]} = \frac{l}{b} \quad \frac{1}{3} \leq r \leq 10 \text{ Seitenverhältnis}$$

$$b = \sqrt{\frac{n}{r}} \quad l = \sqrt{n \cdot r}$$

Seitenverhältnis $r = \text{Länge } l / \text{Breite } b$

Widerstände mit großem Seitenverhältnis sind schwer zu trimmen, da heiße Stellen durch schmale Widerstandsbereiche entstehen. Die Reproduzierbarkeit von Widerständen mit kleinem r ist schlecht durch Kanteneinflüsse von der Leiterbahn.

Die Widerstände sollten eine um 30 %...50 % größere Fläche haben, wenn sie getrimmt werden müssen.

Die minimale Fläche eines Widerstandes sollte 1 mm x 1 mm nicht unterschreiten, da sonst die prozessbedingten Streuungen zu groß werden. Für spezielle Anwendungen sind auch Widerstände von 0,7 mm x 0,7 mm möglich.

Die genauen Flächenwiderstandswerte hängen von den Herstellbedingungen ab und müssen in Rücksprache mit dem Dickfilmlabor erfragt werden.

Üblicherweise sind folgende Pasten stets vorrätig:

$R^{\square} = 50 \ \Omega/\square$

100 $\Omega/\square$

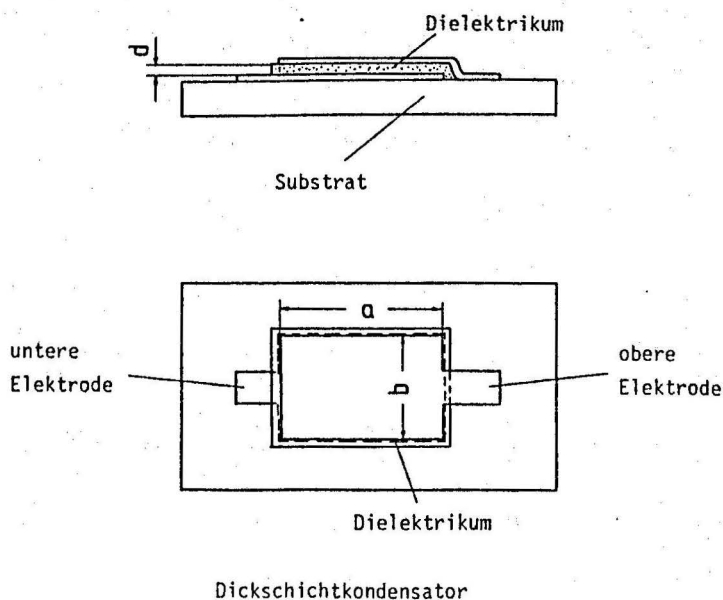
300 $\Omega/\square$

1 k $\Omega/\square$

10 k $\Omega/\square$

1 M $\Omega/\square$

Kondensator



Die Berechnung der Kondensatoren erfolgt nach der Plattenkondensator-Formel:

$$C \text{ (pF)} = \frac{8.859 \cdot \epsilon_r \cdot F \text{ [mm}^2\text{]}}{d \text{ [um]}}$$

F = Fläche d. Kond.
d = Dicke d. Kond.
 ϵ_r = Dielektr. d. Kond.

Beispiel:

1 cm² Substratoberfläche Al₂O₃, $\epsilon_r = 9,3$

$$C = \frac{8.859 \cdot 9.3 \cdot 100}{625} = 1,5 \text{ pF} \Rightarrow 0,015 \text{ pF/mm}^2$$

$$F = 1 \text{ mm}^2; \epsilon_r = 2000; d = 40 \text{ um}$$

$$C = \frac{8,859 \cdot 2000 \cdot 1}{40} = 440 \text{ pF} = \frac{1}{2} \text{ nF/mm}^2$$

$$F = 1 \text{ mm}^2; \epsilon_r = 6; d = 40 \text{ um}$$

$$C = 1,3 \text{ pF} \Rightarrow 1 \text{ pF/mm}^2$$

$$\text{Leiterbahnkreuzung: } F = 0,3 \times 0,3 \text{ mm}^2 \Rightarrow C_{\text{Koppel}} = 0,12 \text{ pF}$$

Kondensatoren

Abblock- und Koppelkondensatoren in HF-Schaltungen können mit dielektrischen Schichten vom Typ 2 sehr leicht realisiert werden. Der Wert der Kondensatoren ist dabei großen Schwankungen in Abhängigkeit von Temperatur und Luftfeuchtigkeit ausgesetzt, was aber bei dieser Anwendung keine Rolle spielt. Für frequenzbestimmende Kondensatoren können Schichten vom Typ 1 eingesetzt werden, oft werden aber Trimmkondensatoren vorgezogen.

Kreuzungen, Multilayer-Schaltung

Für Kreuzungen von Leitungen bei Bitraten unter 100 Mbit/s sind dielektrische Schichten vom Typ 1 sehr gut geeignet. Das Nebensprechen ist vernachlässigbar klein. Man kann eine hohe Packungsdichte erreichen und sehr komplexe Schaltungen realisieren.

Für die Kreuzung vieler parallel liegender Leitungen mit einem anderen Leitungsbundle und Durchkontaktierungen von einer Ebene zur anderen können folgende Strukturbreiten realisiert werden:

Leiterbahnbreite 200 μm , Leiterbahnabstand 600 μm .

Durchkontaktierung: Lochdurchmesser im Sieb 350 μm ; auf Substrat 250 μm

Die Spannungsversorgung von Schaltungen kann als Multilayer-Schaltung sehr kompakt realisiert werden, wobei der durch die zwei Ebenen gebildete Kondensator gleichzeitig zur Spannungsstabilisierung verwendet wird. Dieses Prinzip wird z. B. bei ECL-Schaltungen mit ihren drei Versorgungsspannungen und 50 Ω -Abschlußwiderständen benutzt (s. VIII).

Es ist möglich, mehr als zwei Leiterbahnebenen durch Drucken mit Kompensation herzustellen, wobei die Durchkontaktierung aber nur zwischen benachbarten Ebenen möglich ist. Für bisherige Anwendungen im HHI genügten jedoch zwei Ebenen.

Parameter, die einen Kondensator charakterisieren

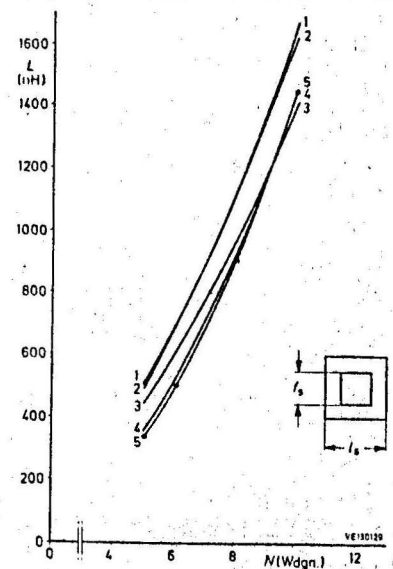
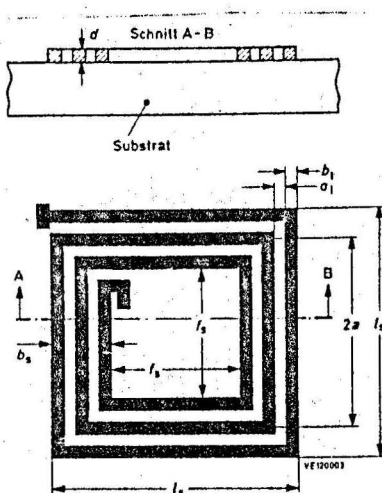
- Kapazität C
 - Verlustfaktor $\tan \delta$
 - Isolationswiderstand
 - Durchbruchspannung
 - Alterung
 - Therm. Schock
 - TKC = Temperaturkoeffizient von C
 - Frequenzabhängigkeit
- Messung der komplexen Impedanz
- $10^{12} \Omega$
- ca. 5...10 V/ μm

Induktivitäten

Falls sich Spulen nicht vermeiden lassen, so kann man sie als gedruckte Flachspirale (kreisförmig, quadratisch) für Frequenzen oberhalb von 30 MHz mit Güten von $Q = 30...50$ realisieren. Um wenigstens Güten in der Größenordnung von 50...60 zu erzielen, muß man einen möglichst geringen Leiterbahnwiderstand durch Mehrfachdrucken von Goldschichten (ca. 25 μm Schichtdicke) oder galvanische Verstärkung realisieren. Nach [14] kann die Induktivität einer Spule nach der Formel

$$L \text{ [nH]} = 1,98 a \cdot N^{2,13} \left(\frac{a}{b_s} \right)^{0,15} \left(0,90 + \lg \frac{a}{b_s} \right)$$

berechnet werden.



Mikrostrip-Leitungen

Die Ausbreitung einer Welle auf der Mikrostrip-Leitung wird beschrieben durch die

Ausbreitungskonstante

$$\gamma = \alpha + j\beta$$

Dämpfungskonstante

$$\alpha$$

Phasenkoeffizient

$$\beta$$

Wellenwiderstand der Leitung

$$Z_0$$

Wellenwiderstand der Leitung mit $\epsilon_r = 1$

$$Z_L$$

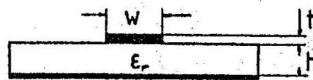
effektive Dielektrizitätskonstante der Leitung

$$\epsilon_{eff}$$

Wellenlänge im Vakuum

$$\lambda_0$$

Diese Größen lassen sich nach Wheeler /17/ aus den Materialkonstanten der Mikrostrip-Leitung berechnen (s. Anhang).



96 % Al_2O_3 Keramik

$$h = 625 \mu m$$

$$\epsilon_r = 9,6$$

Goldleiterbahndicke

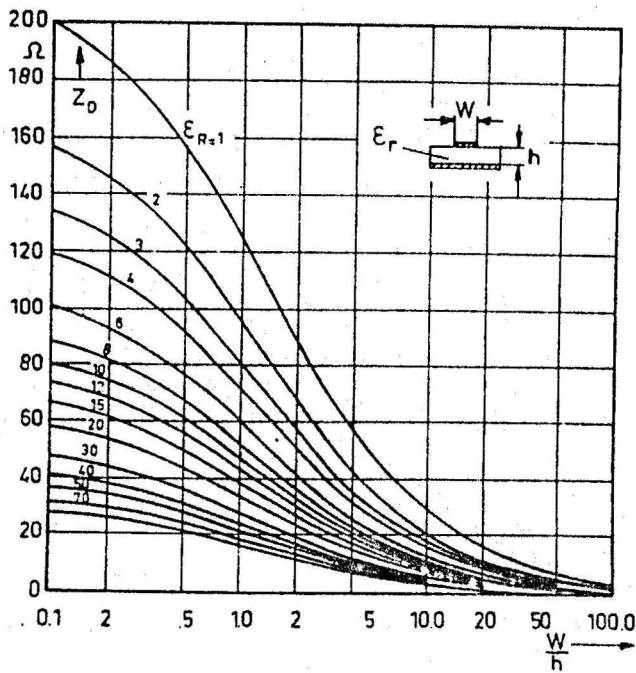
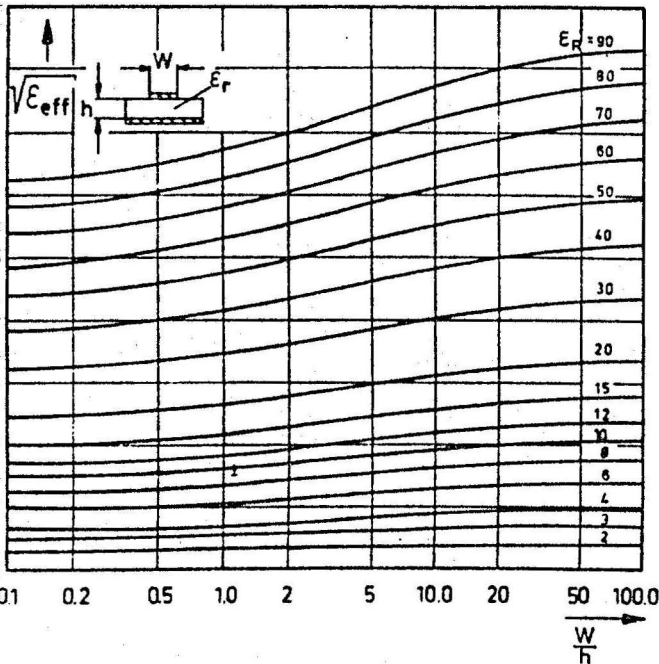
$$t = 10 \mu m$$

Für eine Welle auf der Leitung gilt dann

$$U = U_{hin} \exp(-\alpha z + j[\omega t - \beta z]) + U_{rück} \exp(\alpha z + j[\omega t + \beta z])$$

$$\underline{I} = \frac{U_{hin}(z)}{Z_D} - \frac{U_{rück}(z)}{Z_I}$$

Bei einer Goldleiterbahndicke von $t = 10 \mu\text{m}$ ergibt sich für eine 50Ω -Wellenleitung eine Leiterbahnbreite von $w = 625 \mu\text{m}$.



Graph.Darst.1 Charakteristische Größen einer Mikrostrip Leitung nach /16/

Monolayer Blockkondensatoren

Bei dem Einsatz von Monolayer-Blockkondensatoren in breitbandigen HF-Schaltungen, muß man den Frequenzbereich beachten, für den sie geeignet sind. Da die Kondensatorfläche proportional zur Kapazität ist, existiert jeweils eine obere und untere Grenzfrequenz:

1. Der Kondensator C muß für die kleinste Frequenz $f_{\min}$ so groß gewählt werden, daß er einen guten Kurzschluß darstellt, d.h. die Reaktanz R sehr klein gegenüber dem Wellenwiderstand $Z_0 = 50 \Omega$ ist.

$$(1) \quad R \ll Z_0$$

$$\text{z.B.: } R = \frac{1}{2 \cdot f_{\min} C} \ll \frac{Z_0}{500} = 0,1 \Omega$$

Für einen quadratischen Kondensator ergibt sich damit eine Kantenlänge a aus der Beziehung

$$C [\text{nF}] = 0,5 a^2 [\text{mm}^2]$$

2. für ein einwandfreies HF-Verhalten muß die Kantenlänge a sehr klein gegenüber der Wellenlänge λ der höchsten Frequenz $f_{\max}$ sein

$$(2) \quad a \ll \lambda_{\max} = \frac{C_0}{n_{\text{eff}} \cdot f_{\max}}$$

mit C_0 = Lichtgeschwindigkeit

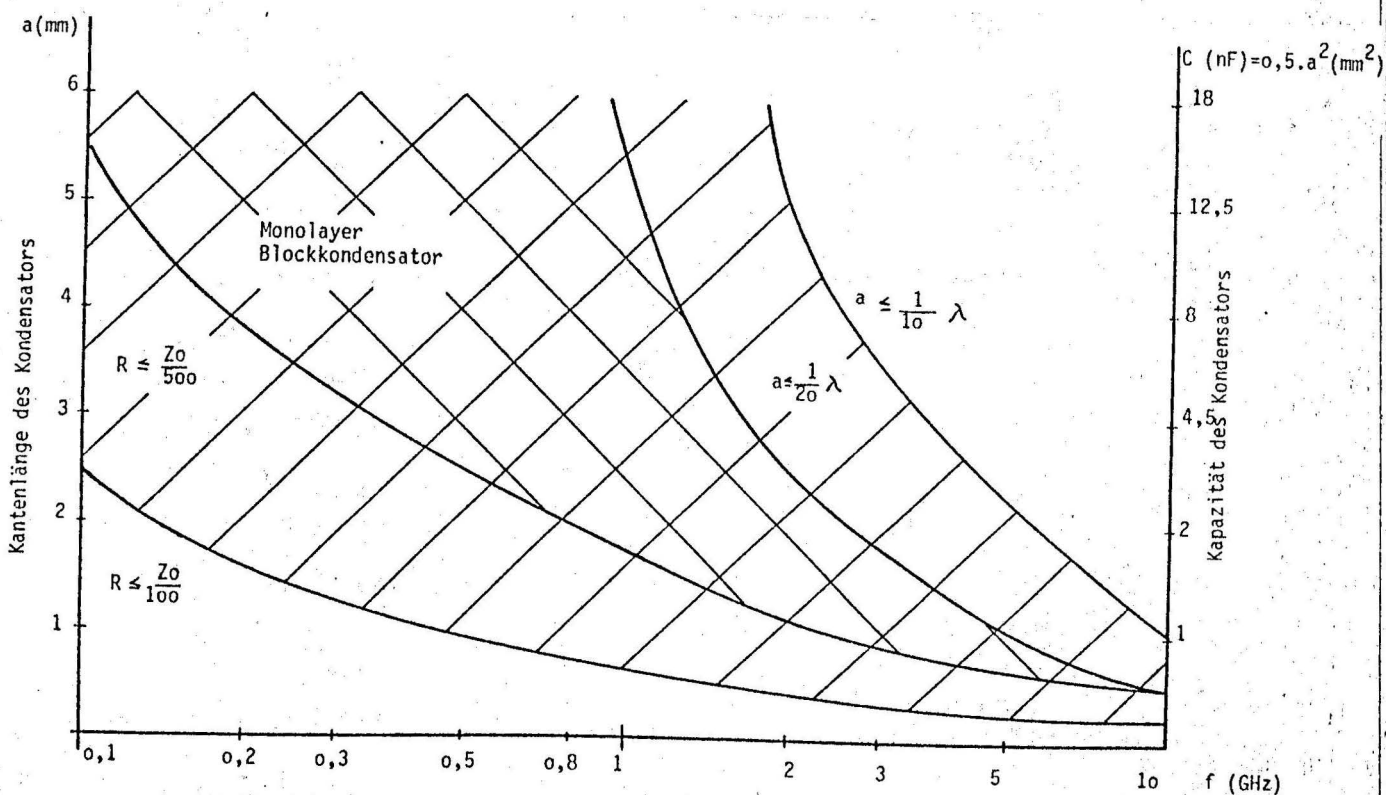
$$n_{\text{eff}} = \sqrt{\epsilon_{\text{rff}}} = \text{effektiver Brechungsindex}$$

$$\text{z.B. } a \ll \frac{1}{20} \cdot \lambda_{\max}$$

Im Bild sind die Bereiche schraffiert dargestellt, für die Monolayer-Blockkondensatoren diese beiden Bedingungen erfüllen.

Es ist dabei zu beachten, daß der Quantisierung der Ungleichungen (1) und (2) ein erhebliches Maß an Willkür anhaftet. Eine andere Wahl der Verhältnisparameter ändert nichts am prinzipiellen Verlauf der Kurven, beeinflusst aber den Frequenzbereich, für den der Kondensator geeignet ist. Um eine einwandfreie Funktion des Blockkondensators sicherzustellen, ist die engere Wahl der Toleranzen zu empfehlen (kreuzgestrichelt).

Wenn der Monolayer-Blockkondensator für eine Schaltung nicht breitbandig genug ist, muß ein Multilayer-Chip-Kondensator als diskretes Bauelement eingesetzt werden, der aufgrund seiner Mehrfachschichten geringe Abmessungen hat und die Bedingung (2) nicht verletzt. Messungen von Chip-Kondensatoren mit Kapazitäten größer als 10 nF zeigen aber, daß ihr HF-Verhalten oft sehr schlecht ist, so daß man zur Parallelschaltung zweier Kondensatoren mit unterschiedlichen Werten für MHz- und GHz-Bereich gezwungen ist. Für den Kondensator für den GHz-Bereich bietet sich dann der Einsatz eines integrierten Monolayer-Kondensators an, der durch einen Multilayer-Chip-Kondensator für die tieferen Frequenzen ergänzt wird. Dies ist zugleich auch eine platzsparende Lösung, da der Chip-Kondensator über dem Dickfilm-Kondensator angebracht werden kann.



Darstellung des Frequenzbereiches von Monolayer Blockkondensatoren

VI. Hybrid-Technik

Diskrete Bauelemente

a) Passive diskrete Bauelemente

Wie in der Einleitung dargestellt, werden passive diskrete Bauelemente zur Realisierung von Prototypen eingesetzt, um langwierige Druck- und Brennprozesse zu ersparen und um ein Austauschen zu ermöglichen.

Generell gilt, daß einzelne diskrete Bauelemente bei geringer Stückzahl der Schaltung kostengünstiger sind als gedruckte Bauelemente (speziell bei Kondensatoren, die aus drei Schichten bestehen). Mit wachsender Anzahl der Bauelemente und der Stückzahl der Schaltung wird die integrierte Version preisgünstiger. Zusätzlich steigt die Zuverlässigkeit durch Wegfall der Verbindungsstellen.

Widerstände in Hybrid-Schaltungen

In erster Linie werden Schichtwiderstände (Dick- oder Dünnschicht) verwendet.

Darüber hinaus gibt es Widerstände auch als diskrete Bauelemente:

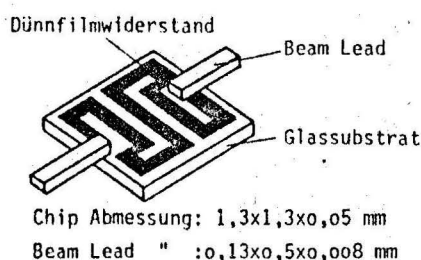
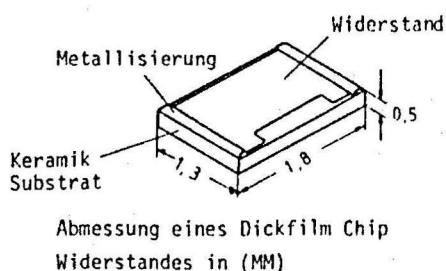
- konventionelle (miniaturisierte) Widerstände (Kohle-Widerstände)
- Chip-Widerstände (Dickfilm und Dünnschicht)
- Beam Lead Widerstand (HF)

Einsatz für diskrete Widerstände, wenn

- einzelner, ausgefallener Widerstandswert auf Schaltung
- sehr hoher oder sehr niedriger Widerstandswert

- sehr große Temperatur- oder Langzeitstabilität (bei Dickfilmsch.)
- sehr niedriges Rauschen (bei Dickfilm)
- parasitäre Effekte zu hoch (Mäander bei Dünnfilm)
- Leistungsaufnahme zu gering (bei Dünnfilm)

Ferner Einsatz in Brettschaltungen, da sie die HF-Eigenschaften besser wiedergeben.



Kondensatoren

Chip-Kondensatoren werden auch als Multilayer-Bauelement angeboten, wodurch eine erhebliche Platzersparnis gegenüber gedruckten Kondensatoren zu verzeichnen ist. Durch Verwendung anderer Materialien, z. B. Porzellan, Ta_2O_5 und SiO_2 , kann die Palette der Eigenschaften erweitert (siehe Tabelle 2) und die Flexibilität der Hybrid-Schaltung erhöht werden.

b) Aktive Bauelemente und ihre Bauformen

Halbleiterbauelemente bilden das Herz einer jeden Schaltung. Sie müssen als diskrete Bauelemente mit der Basisschaltung verbunden werden. In der Regel wird die Bauform - speziell bei kleinen Stückzahlen wie im HHI - durch den Markt bestimmt. Trotzdem ist in Tabelle 3 ein Vergleich einiger üblicher Bauformen angegeben, um einen schnellen Überblick zu vermitteln.

Verbindungstechniken

Passive diskrete Bauelemente und aktive Bauelemente mit entsprechenden Anschlüssen werden durch Lötten oder Kleben mit der Leiterbahn verbunden. Geklebte Verbindungen haben den großen Nachteil, daß sie normalerweise nicht mehr getrennt werden können. Deshalb wird für Anwendungen im HHI das Lötten bevorzugt. Es muß aber beachtet werden, daß Goldleiterbahnen überhaupt nicht und Ag/Pd-Leiterbahnen nur wenige Male gelötet werden können, weil sie ableigieren.

Ungekapselte Halbleiter Chips können durch Thermokompressions- oder Ultraschallbonden mit dem Substrat verbunden werden.

	konventionel- les Bauelement	Miniature Plastik Verp.	Keramik- Träger	Leadless inverted Device	ungekapselter Chip	Flip-Chip	Beam Lead
Relative Größe	groß	mittel	mittel	mittel	klein	klein	klein
Bezugsmöglichkeit	exzellent	gut	schlecht	schlecht	gut	schlecht	gut
Relative Kosten	mittel	mittel	mittel	hoch	niedrig	hoch	mittel
Handhabung	sehr gut	sehr gut	mittel	gut	schlecht	gut	gut
Befestigungsmöglichkeit	gut	gut	schlecht	gut	schwierig	gut	gut
Relative Befestigungskosten	niedrig	niedrig	mittel	niedrig	hoch	niedrig	niedrig
Automatisierungsmöglichkeit	gut	gut	schlecht	sehr gut	mäßig	sehr gut	sehr gut
Reparaturmöglichkeit	gut	gut	schlecht	gut	sehr schlecht	schlecht	gut
Testmöglichkeit	gut	weniger gut	schlecht	schlecht	sehr schlecht	schlecht	gut
Relative Zuverlässigkeit	gut	gut	schlecht	sehr gut	gut	sehr gut	sehr gut
Thermische Belastbarkeit	schlecht	schlecht	gut	gut	ausgezeichnet	schlecht	gut
Hochfrequenzverhalten	schlecht	schlecht	gut	gut	gut	exzellent	exzellent

Tab. 4: Vergleich der Bauformen von aktiven Bauelementen der Hybrid-Technik

VII. Richtlinien für Design und Layout

Die Erstellung eines Layouts ist ein komplexer Denkprozeß, bei dem man die unterschiedlichsten und teilweise widersprüchlichsten Anforderungen in Einklang bringen muß. Es ist daher ein Iterationsprozeß, bei dem die Schaltung von Schritt zu Schritt optimiert wird. Den Denkprozeß kann man nicht beschreiben. Man benötigt viel Erfahrung, viel Übung und Kenntnisse über die Eigenschaften

- der Bauelemente
- der zu realisierenden Schaltung
- der verwendeten Materialien
- und des verwendeten Herstellprozesses.

Der Designer muß voll vertraut sein mit den technologischen Möglichkeiten und Grenzen des ihm zur Verfügung stehenden Prozesses.

Die Mikro-Hybrid-Schaltung, das Gehäuse, die Testvorschriften, die Qualifikation und Abnahme der Schaltung sowie deren spätere Wartung und eventuelle Reparatur bilden eine Einheit und müssen bereits bei der Entwicklung entsprechend berücksichtigt werden.

Teilung der Gesamtschaltung

Eine Mikro-Hybrid-Schaltung ist im allgemeinen ein Teil einer Baugruppe oder eines Systems, das überwiegend in konventioneller Leiterplattentechnik realisiert ist. Es muß daher entschieden werden, welche Teilschaltungen integriert, wie die Verbindung zwischen beiden Teilen realisiert und wie die Qualifikation und Abnahme der Mikro-Hybrid-Schaltung durchgeführt werden soll. Folgende Punkte sollen als Entscheidungshilfe dienen:

- Die Mikro-Hybrid-Schaltung sollte eine in sich abgeschlossene, unabhängige Schaltungsfunktion darstellen (modularer Aufbau)
- Es sollen nur Schaltungen integriert werden, die auf Grund ihrer spezifischen Anforderungen dafür prädestiniert sind

(z.B. hohe Frequenzen, starke Miniaturisierung durch Verwendung ungekapselter aktiver Bauelemente)

- Bauelemente mit großen Abmessungen sollten möglichst außerhalb bleiben.
- Die Anzahl der Ein- und Ausgänge sollte möglichst klein sein.

Wenn der Platzbedarf der zu integrierenden Schaltung für die zur Verfügung stehenden Substrate (2" x 2" und 2" x 3") zu groß ist, muß die Schaltung geteilt werden. Dabei sollte man beachten:

- Verteile Bauelemente, die viel Wärme abgeben, auf mehrere Teile
- teile in möglichst gleichgroße Flächen
- modularer Aufbau der Schaltung
- eventuell mehrere Teilsubstrate in einem gemeinsamen Gehäuse => Reduzierung der Ein- und Ausgänge. (s. Anhang)

Wahl der Basistechnologie: Dickfilm- oder Dünnschichtschaltung

Einen generellen Vergleich der beiden Technologien kann man aus der Tabelle 1 ersehen. Für die zur Zeit im HHI üblichen Anwendungen ist die Dickfilmtechnik vorzuziehen, und zwar aus folgenden Gründen:

- Die Strukturbreite von 125 µm ist für schnelle Digitalschaltungen ausreichend
- die um ca. 20 % höhere Güte von Mikrostrip-Leitungen in Dünnschichttechnik wird nicht benötigt
- großer Wertebereich an Widerständen; keine parasitären Effekte wie bei Mäanderstrukturen der Dünnschichttechnik

- der Temperaturkoeffizient von guten Dickfilmwiderständen ($\leq 50 \text{ ppm}/^{\circ}\text{C}$) reicht üblicherweise aus.
- die Herstellung von Kondensatoren und Kreuzungen und damit die Realisierung von komplexen Schaltungen ist möglich.

Allgemeine Gesichtspunkte beim Design einer Mikro-Hybrid-Schaltung

In Form von Stichpunkten werden einige Parameter aufgelistet, die je nach Anwendungszweck der Schaltung mit unterschiedlichen Gewichten zum Tragen kommen.

Allgemeine Anforderungen:

- Realisierbare Spezifikationen
- Größe
- Gewicht
- Verpackung und Pin Konfiguration
- Kosten
- Zuverlässigkeit
- Testanordnung für Qualifikation und Annahme der Schaltung

Anforderungen der Umgebung:

- Nominale Umgebungstemperatur
- extreme Arbeitstemperatur
- Lagertemperatur
- Lagerdauer
- Erschütterungen, Schwingungen
- Feuchtigkeit
- Schockeinflüsse
- Beschleunigungsgrenze
- thermischer Schock
- hermetisch Verkapseln
- Höhe
- Strahlungsresistenz

Design einer Mikro-Hybrid-Schaltung

Es ist empfehlenswert, daß die Schaltung, die in Mikro-Hybrid-Version realisiert werden soll, bereits sehr gut bekannt und bereits in Leiterplatten-oder Minimount-Technik (bei hohen Frequenzen) ausgetestet ist. Wir können daher davon ausgehen, daß alle elektrischen Anforderungen, z. B.

- Schaltungsbeschreibung
- vollständige Definition der Eingangs- und Ausgangssignale
- verfügbare Stromversorgung
- Zeitverhalten
- dynamische und thermische Stabilität
- Übertragungsfunktion der Schaltung
- Interface Beschreibung
- zulässige Toleranz der Bauelemente
- thermische Belastung
- Zuverlässigkeit

bekannt sind und die Aufgabe in einer Umsetzung in eine Dickfilmschaltung besteht. Will man die Vorteile der Schichttechnologie voll nutzen, so sollte man bei der Auslegung der Schaltung folgende Punkte beachten:

- Dickfilmwiderstände können mit beliebigen Werten zwischen 10Ω und $10 M\Omega$ hergestellt werden.
- Widerstandstoleranzen sollen so groß wie möglich sein
- möglichst Widerstandsverhältnisse verwenden
- Kapazitäten größer als $1 \mu F$ sollen vermieden werden.
- keine großen Induktivitäten verwenden, besser: überhaupt keine
- handelsübliche diskrete Bauelemente verwenden
- die maximale Anzahl an aktiven B. sollte beschränkt sein (z.B. ≤ 10)
- Widerstände für große Leistungen und Spannungen sollten vermieden werden
- möglichst Mono IC einsetzen

- die Pin-Anordnung sollte möglichst der Dickfilm-Designer bestimmen.
- vermeide Kreuzungen; wenn unumgänglich, dann bewußt einsetzen, um Platz zu sparen
- möglichst nur eine Substratseite benutzen für diskrete Bauelemente
- Löcher im Substrat sollten vermieden werden. Ausnahme: Kurzschluß in HF-Schaltungen
- große diskrete Bauelemente sollen vermieden werden
- je kleiner die Abmessungen und Toleranzen, desto schwieriger ist der Herstellprozeß
- die Schaltung sollte so ausgelegt werden, daß ein Abgleich nur an wenigen Bauelementen nötig ist
- durch funktionellen Laserabgleich von Widerständen ist es möglich, auch Streuungen von aktiven Bauelementen zu kompensieren
- Widerstände in geschlossener Ringanordnung können nicht getrimmt werden.
- Kontaktierungsflächen zum Löten und Widerstände sollen bei Multilayerschaltungen in der untersten Ebene direkt auf dem Substrat liegen.

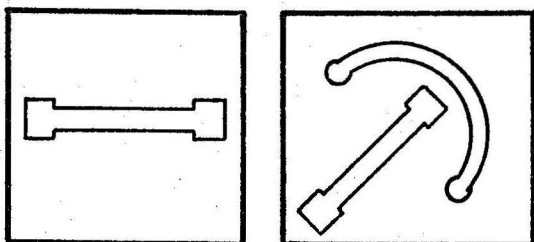
Topologischer Entwurf

Der topologische Entwurf wird auf Millimeterpapier im Maßstab 10 : 1 gezeichnet, um später als Vorlage für das Ritzen in Rubilith-Folie zu dienen. Er enthält alle Bauelemente maßstabsgetreu, wobei gedruckte Widerstände einfach gestrichelt und gedruckte Kondensatoren kreuzweise gestrichelt sind. Diskrete Bauelemente werden in ihren Umrissen eingezeichnet. Die Werte der Bauelemente werden bei Bedarf auf einer separaten Liste mitgeliefert. Beide Unterlagen bilden die Arbeitsgrundlage des Dickfilmlabors.

Beim Erstellen des Layouts geht man üblicherweise vom Stromlaufplan aus und versucht, durch Umzeichnen Kreuzungen zu vermeiden und Ein- und Ausgänge zu trennen. Dabei müssen die Spezifikationen des Hybrid-Labors, die in den Kapiteln III bis VI angegeben sind, beachtet werden. Für Spezialfälle sind Änderungen im Rahmen des technologisch Machbaren in Absprache mit dem Hybrid-Labor möglich.

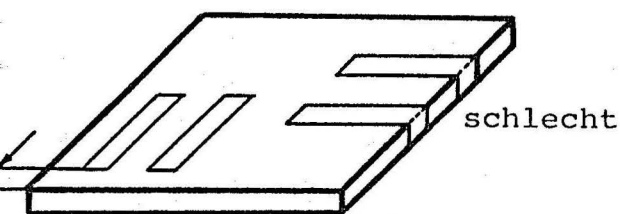
Als Hilfestellung für den topologischen Entwurf sind eine Reihe von Richtlinien und Regeln in Wort und Bild zusammengestellt worden.

Leiterbahn

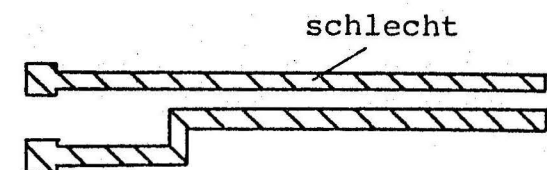


gut

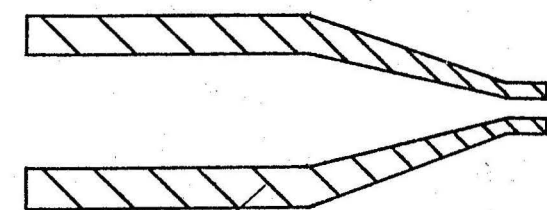
schlecht



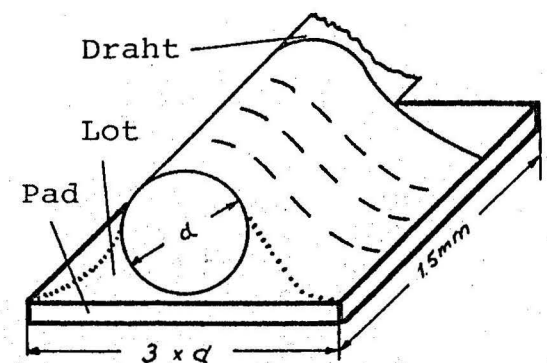
schlecht



schlecht



gut

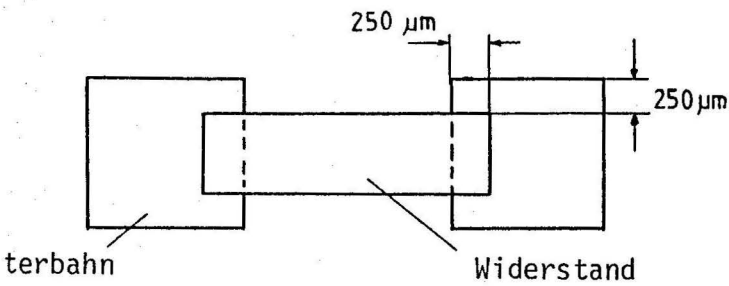


1. keine gekrümmten Leiterbahnen.
2. Leiterbahnen parallel zu den Substratkanten legen.

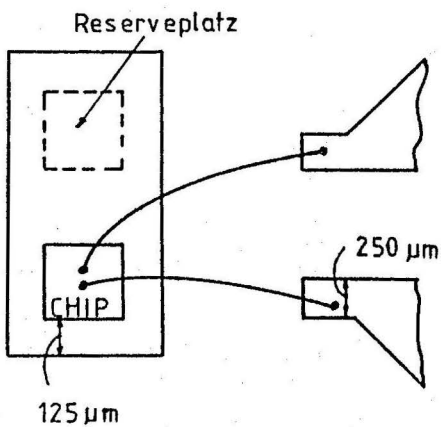
3. vermeide Leiterbahnen, die über die Kante des Substrates gehen.
4. minimaler Abstand von der Kante: 600 μm
Ausnahme: Massekontaktierung in großer Breite bei HF-Schaltungen

5. vermeide geringe Abstände (Kurzschlußgefahr, Nebensprechen!)
6. möglichst breite Leitungen verwenden (z.B. $b = 0,5 \text{ mm}$)
7. möglichst kurze Leitungen verwenden (endlicher Widerstand der Leitung)

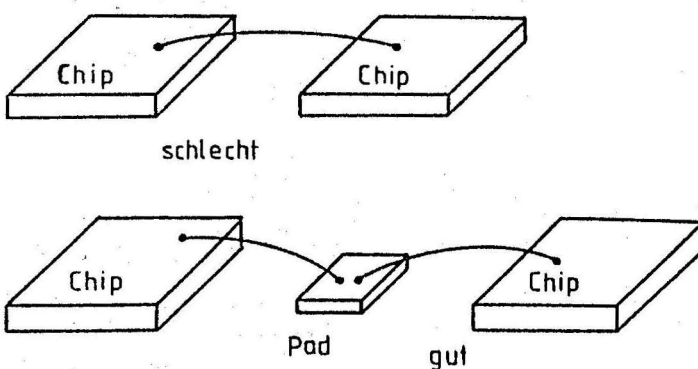
8. Pads für die Anschlüsse etwa 2 bis 3 mal so breit wie die Anschlußdrähte machen (gute mechanische Stabilität)



9. Übergang Leiterbahn-
Widerstand
Überlappung $250\ \mu\text{m}$



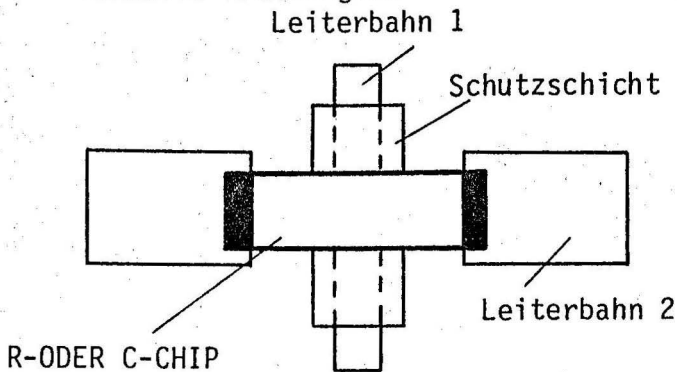
10. Platzbedarf eines Chips:
Reserveplatz, falls Chip
ausgewechselt werden muß



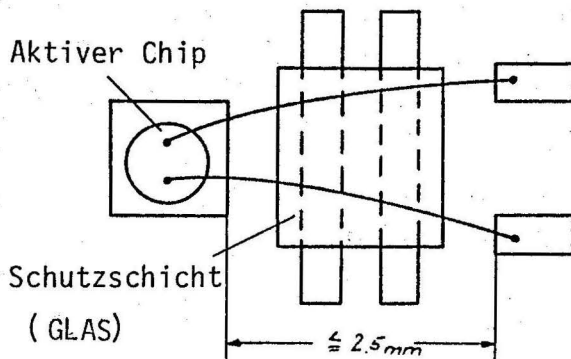
11. Vermeide Bonddrähte
von Chip zu Chip

Kreuzungen

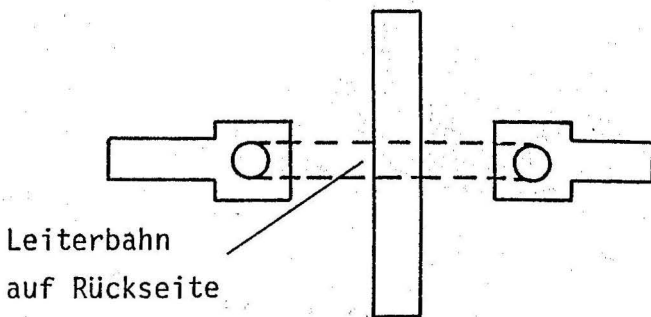
Vermeide Kreuzungen!



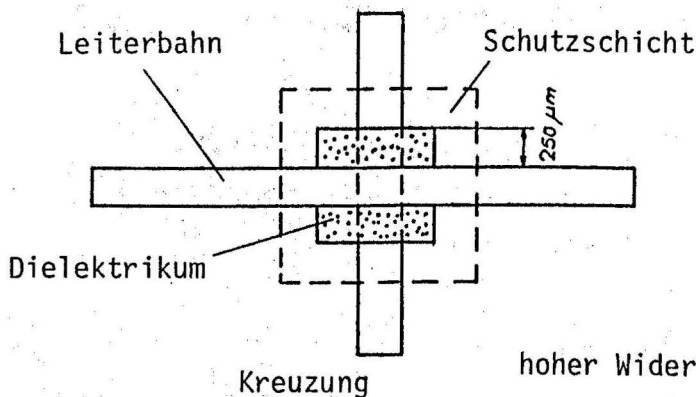
12. Leiterbahn unter diskrettem Bauelement
isolierende Schutzschicht ist empfehlenswert



13. Drahtbrücke
speziell bei aktiven Bauelementen
isolierende Schutzschicht
Auch Anschlußdraht von gekapseltem Bauelement

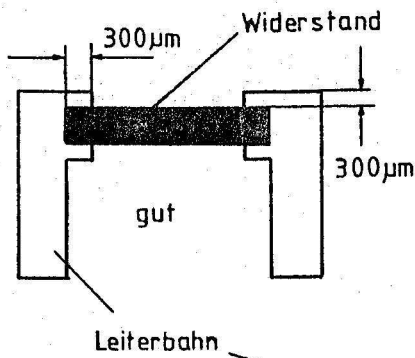


14. Benutzung der Rückseite
benötigt Löcher!
nicht empfehlenswert

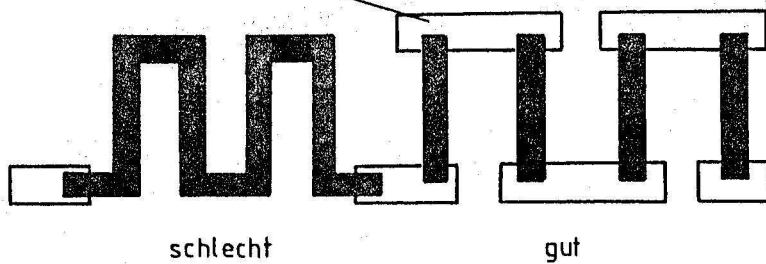


15. Dickfilmkreuzung
Streukapazität

Leiterbahnbreite μm	Streukapazität pF
10 000	32
1 000	8
100	2..3



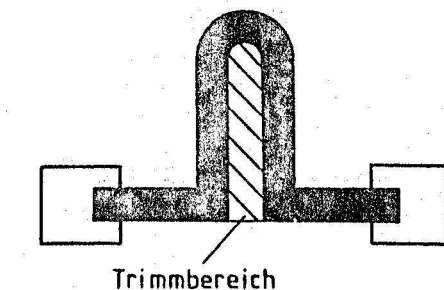
16.. Rechtecke als Widerstand



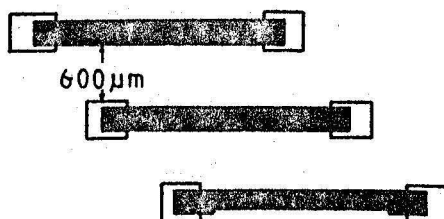
17.. vermeide
Widerständen mit hoher
Strombelastung



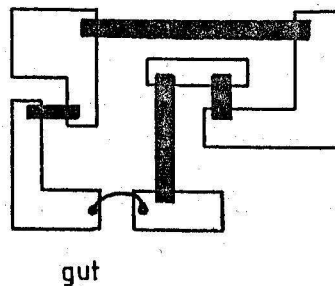
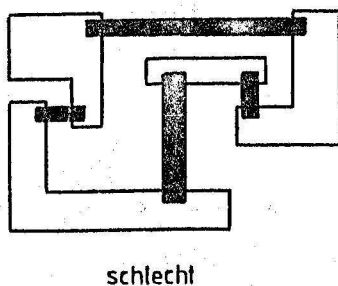
18. vermeide sehr lange Widerstände,
da sie sehr schwer ge-
trimmt werden können.



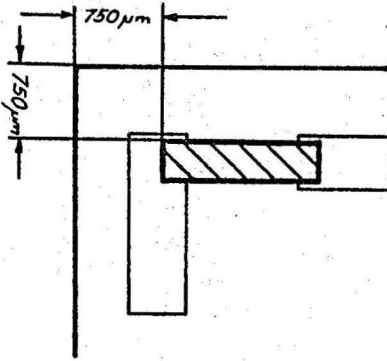
19. Top-hat Konfiguration leicht
zu trimmen; nicht geeignet für
HF-Anwendungen.



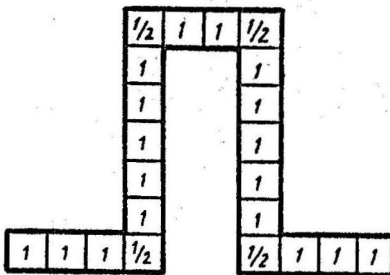
20. Platz zwischen benachbarten
Widerständen mindestens 600 µm
(Start des Abgleichvorganges)



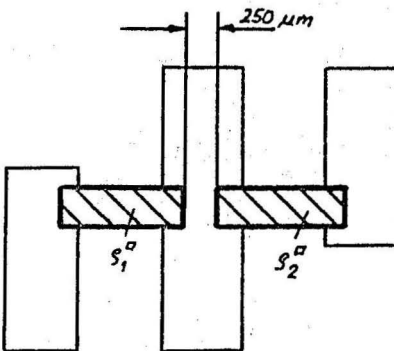
21. Widerstände in Ringanord-
nung können nicht ge-
trimmt werden.



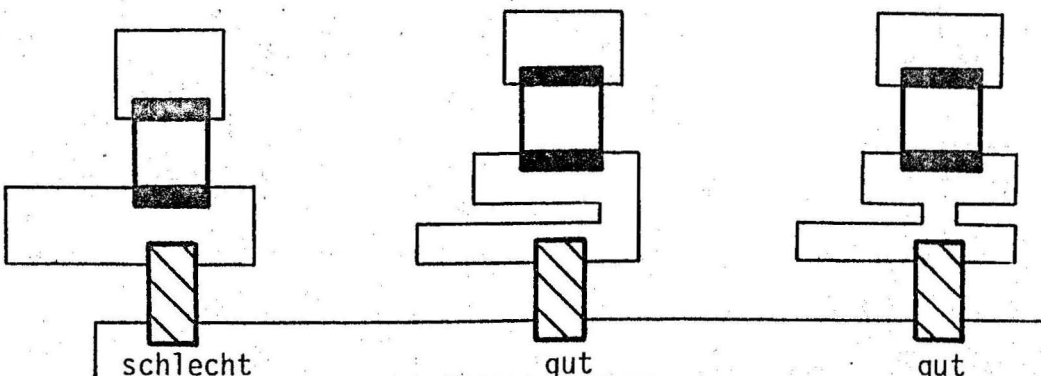
22. Abstand von der Kante



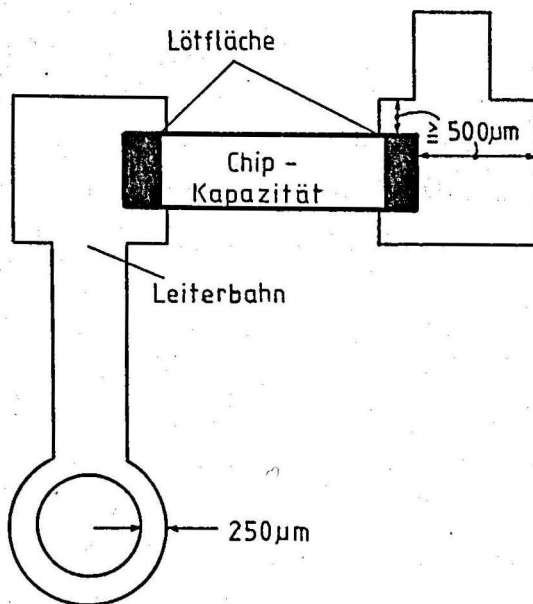
23. Berechnung von Widerständen



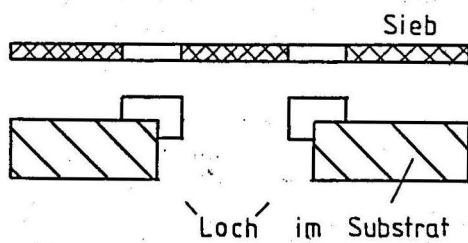
24. Abstand, wenn Widerstände mit unterschiedlichem s^a auf der gleichen Leiterbahn sind



25. Widerstand und diskretes Bauelement auf gleicher Leiterbahn



26. diskretes Bauelement;
großer Abstand um visuell zu entscheiden
ob eine gute Lötung vorliegt.
Große Fläche, um Kräfte bei Temperatur-
wechsel aufzunehmen.

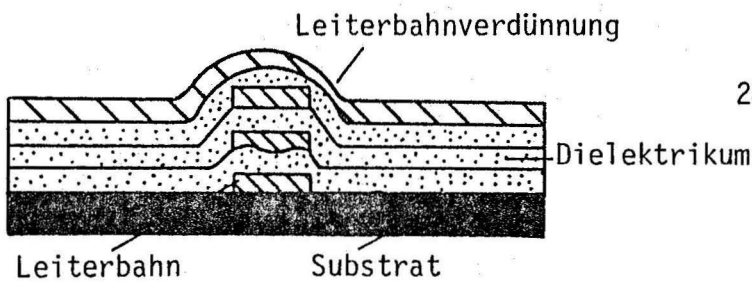


27. Loch im Substrat;
Durchkontaktierung durch Überlappung
($125\mu\text{m}$) und Druck von beiden Seiten.

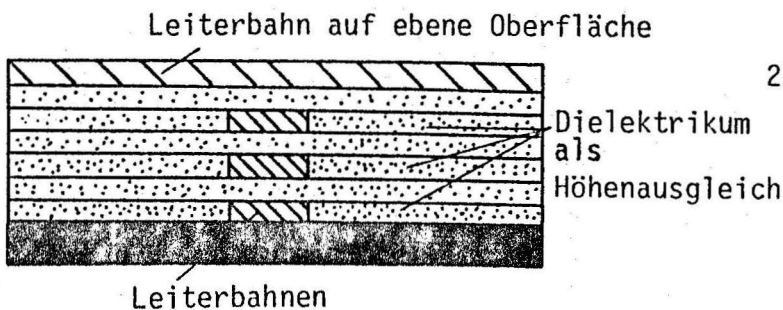
Multilayer

Mehrere Ebenen von Leiterbahnen und isolierenden Schichten mit Löchern zum Durchkontaktieren für komplexe Schaltungen (z.B. viele IC's, digital)

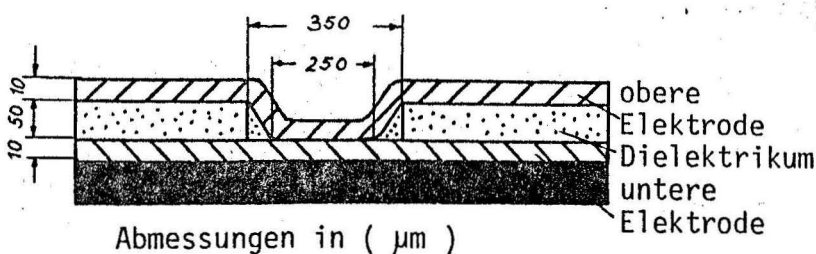
- als unterste Ebene die komplexeste nehmen
- Durchkontaktierung nur für benachbarte Ebenen möglich
- Löten nur auf Leiterbahnen, die auf dem Substratmaterial haften.



28. unebene Oberfläche durch unkompenzierte Multilayerschaltung



29. Kompensierte Multilayerschaltung
ebene Oberfläche
ca. + 2 μm
sehr aufwendige Lösung

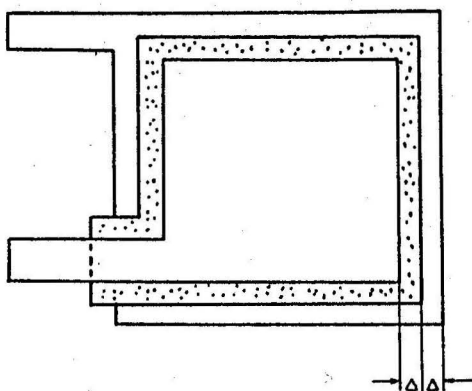


30. Abmessungen einer Durchkontaktierung:

Fensteröffnung: 350 μm $\varnothing$ im Sieb
250 μm $\varnothing$ Substrat

Leiterbahnbreite: 200 μm

Kondensator

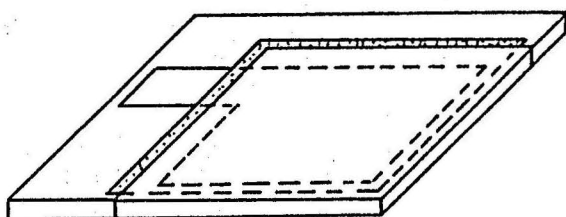


31. Überlappung $\Delta \geq 300 \mu\text{m}$ mindestens

Schichtdicke des Dielektrikums $d = 40 \dots 60 \mu\text{m}$

Abblockkondensator für hohe Frequenzen

Um einen guten Kontakt zwischen Masseleitung auf der Rückseite und Masseelektrode des Kondensators sicherzustellen, wird die Deckelektrode auf der ganzen Seite über die Substratkante herumgezogen. Das ist besonders geeignet für den späteren Einbau in ein HF-Gehäuse. Zwischen den metallisierten Kanten und der Wand des HF-Gehäuses, kann sehr leicht eine Lötverbindung hergestellt werden.



Hilfslinien auf der Dickfilmschaltung

Auf jeder Schaltung muß der Schaltungsentwickler einen Teil des Platzes zur freien Verfügung des Dickfilmlabors aussparen. Am Beispiel des 2" x 2"-Substrates ist dies im Bild 2 dargestellt.

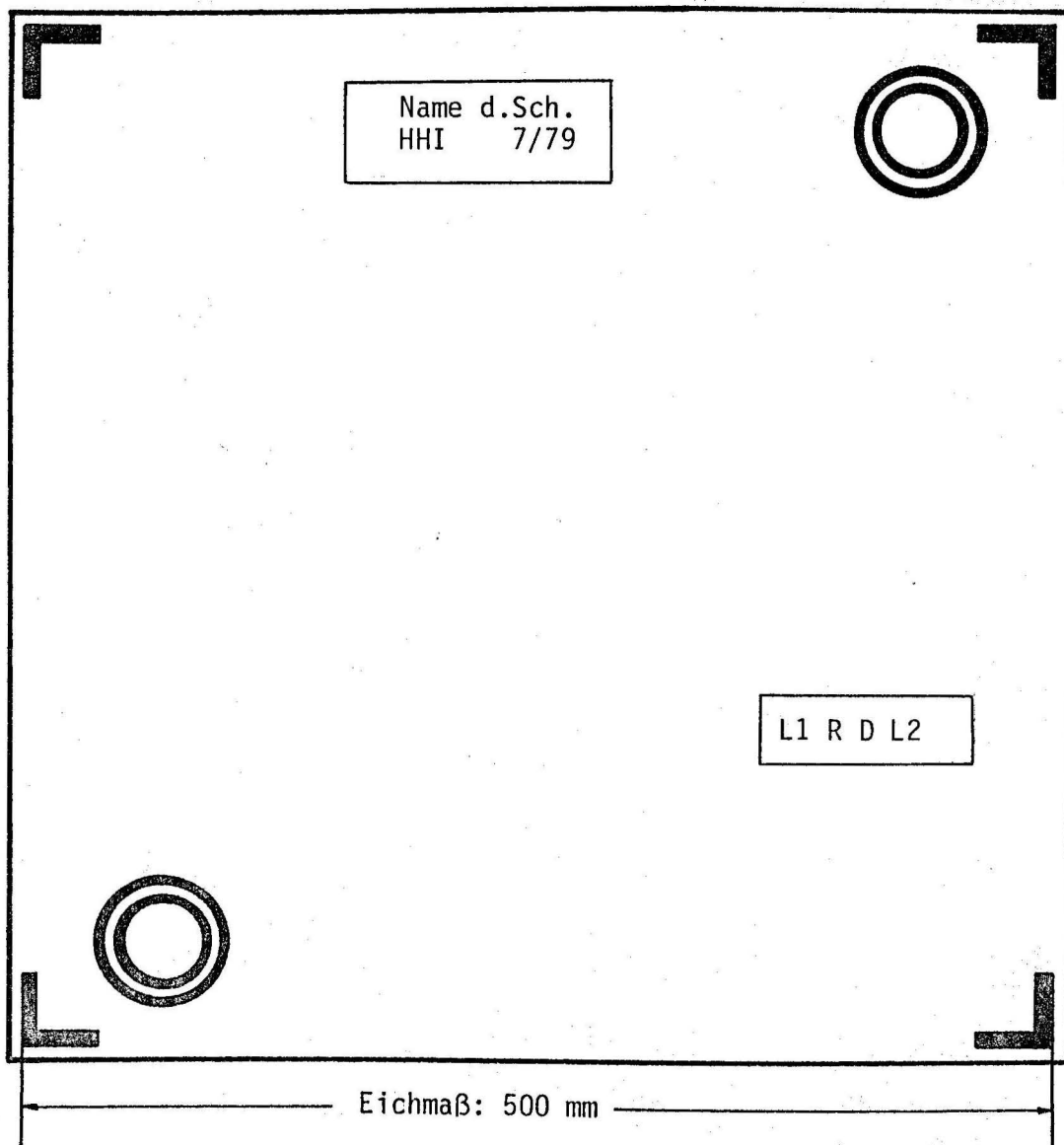
Die Winkel in den Ecken dienen der Kenntlichmachung der äußeren Abmessung der Schaltung. Der Abstand von Außenkante zu Außenkante beträgt möglichst genau 500 mm auf den jeweiligen Rubilith-Folien. Dieser Abstand dient als Eichmaß für die fotografische Verkleinerung und bestimmt daher die Maßhaltigkeit der einzelnen Schichten untereinander.

Die Positioniermarken werden als Justierhilfen beim Siebdrucken von Mehrlagenschaltungen benötigt.

Die Nummer der Schaltung und die Kennzeichnung der einzelnen Ebenen dient der Kennzeichnung einzelner Siebe und Masken für den Herstellungsprozeß.



Normierung des Layouts, Hilfslinien



Name der Schaltung: vergibt der Schaltungsentwickler. Nummer der Schaltung: vergibt das Dickfilmlabor. Bezeichnung der Ebene:

L = Leiterbahn, R = Widerstand, D = Dielektrikum

Positioniermarken: Platz freilassen in 3 Ecken jeweils 20 x 20 mm

Eichmaß von 500 mm wird festgelegt durch Winkel in den Ecken

Verkleinerungsmaßstab 10 : 1

VIII. Beschreibung einiger ausgewählter Schaltungen

1. ECL-Technik
2. VCO für 1.12 Gbit/s
3. Diverses



1. ECL-Technik

G. Teich / HHI / VÜ / März 1979

A. Einleitung

Während im Frequenzbereich oberhalb 500 MHz auch in der Digitaltechnik derzeit noch in starkem Maße auf diskrete Bauteile zurückgegriffen werden muß, eröffnet sich im darunter liegenden Frequenzbereich zunehmend die Möglichkeit, integrierte Schaltkreise zu verwenden.

Im Bereich von 100 bis 500 MHz ist es vornehmlich die ECL-Technik, die aufgrund ihrer Konzeption die Verarbeitung schneller digitaler Signale ermöglicht.

Der Aufsatz berichtet darüber, wie auch in diesen ECL-spezifischen Anwendungsfällen zum Beispiel durch besondere Layout-, Verfahrens- und Drucktechniken die Dickfilm-Technik sinnvoll eingesetzt werden kann und die damit verbundenen Vorteile voll zum Tragen kommen können.

B. Entwurf von Dickfilm-Schaltungen für ECL-Anwendungen

1. Die Dickfilm-Schaltung als modulare Baueinheit

Während der Frequenzbereich oberhalb 500 MHz in erster Linie der Übertragungstechnik zuzuordnen ist, hat man es in dem hier behandelten Bereich der ECL-Technik bereits vornehmlich mit einem "Daten-Handling" zu tun, wie es z. B. in der schnellen Vermittlungstechnik zum Einsatz kommt (vgl. Projekt: "Breitbandkommunikation mit optischen Kanälen" (NT 0711)). Dies hat zur Folge, daß die Komplexität der Logik-Schaltungen steigt und demzufolge bei vertretbarem Platzaufwand ein höherer Integrationsgrad und eine größere Aufbaudichte erforderlich ist.

Für den konkreten Fall des Entwurfs einer Dickfilm-Schaltung bedeutet dies, daß die durch die Substratgröße maximal zur Verfügung stehende Fläche für das Schaltungs-Layout bereits von vornherein in die Konzipierungsüberlegungen derart einzu-beziehen ist, daß alle zu einer Funktionseinheit gehörenden Schaltelemente nach Art eines Moduls auf dem Substrat zusammengefaßt werden können, so daß insgesamt eine vorteilhafte "Chip (IC) on Chip (Substrat)" - Konfiguration mit einer geringen Anzahl von Externanschlüssen entsteht.

In diesem Zusammenhang zu berücksichtigende Einflußgrößen sind:

- Art und Größe der verwendeten Chips (ICs),
- Art und Größe der sonstigen verwendeten diskreten Bauteile,
- Breite der Leiterbahnen und sonstige ECL-spezifische Layout-Konfigurationen,
- Maximal zulässige Verlustleistung pro Flächeneinheit,
- Anzahl und Anordnung der Externanschlüsse für Signaleingänge und -ausgänge sowie für die Stromversorgung,
- Art der verwendeten Kontaktierungstechnik(en).

Im folgenden werden diese beim Schaltungsentwurf zu berücksichtigenden Einflußgrößen und die daraus resultierenden Konsequenzen für die infrage kommenden Layout- und Drucktechniken etc. unter besonderer Berücksichtigung der ECL-Technik erörtert und anhand eines Realisierungsbeispiels (RFU = Receiving And Framing Unit) (vgl. Abb. 4) fortlaufend verdeutlicht.

2. Typische ECL-Strukturen

Entscheidende bei der Gestaltung und beim Aufbau einer Dickfilm-Schaltung zu berücksichtigende Randbedingungen sind durch die layout-technischen Erfordernisse gegeben, die durch die verwendeten, hier speziell durch die integrierten ECL-Schaltkreise, bedingt sind.

Diese typischen ECL-Strukturen sind vor allem dadurch gekennzeichnet,

- daß die ECL-Technik im Übertragungstechnischen Sinne eine 50-Ohm-Technik ist, d.h. daß jede Signalverbindung, abgesehen von extrem kurzen Leitungen mit einer Laufzeit $T_1 < t_r/10$ bzw. $T_1 < t_f/10$ (t_r = rise time bzw. t_f = fall time des Signals), grundsätzlich als eine Leitung im Übertragungstechnischen Sinne aufzufassen ist, deren Wellenwiderstand $Z_0 = 50 \text{ Ohm}$ beträgt und die mit einem Abschlußwiderstand $R_a = Z_0$ abzuschließen ist,

- daß der ECL-Ausgang als offene Emitterfolger-Stufe ausgelegt ist, die das Sendesignal nur bei entsprechender Externbeschaltung durch einen angemessenen Belastungswiderstand einwandfrei abgibt.

Diese Forderungen werden in ECL-Schaltungen zweckmäßigerweise derart berücksichtigt, daß der Leitungsabschlußwiderstand gleichzeitig die Aufgabe der für den sendenden Emitterfolgerausgang erforderlichen Ausgangslast übernimmt und deshalb auf ein negatives Potential arbeitet.

Unter Berücksichtigung von Pkt.1, also bei $Z_o = R_a \approx 50 \text{ Ohm}$, ergibt sich eine angemessene Belastung des Emitterfolgers gerade dann, wenn der Abschlußwiderstand R_a gegen ein im Vergleich zum positiven Betriebspotential der ECL-Signalquelle um 2 Volt negativeres Potential arbeitet.

Daraus ergibt sich als weiteres ECL-Charakteristikum

- die für ECL-Schaltungen typische 3-Potentiale-Technik mit $V_{cc} = 0 \text{ Volt}$ und $V_{EE} = -5 \text{ Volt}$, die die Versorgungsspannung zum Intern-Betrieb der integrierten Schaltkreise bilden, sowie der Hilfsspannung $V_{TT} = -2 \text{ Volt}$ für den Extern-Betrieb der ECL-ICs. (vgl. Abb. 1a,d)

Alle weiteren in der ECL-Technik darüber hinaus verwendeten Konstellationen (z.B. Leitungsabschluß am Leitungsanfang, Leitungsverzweigungen etc. (vgl. Abb.1) lassen sich grundsätzlich auf diese dargelegte Übertragungstechnische Grundstruktur zurückführen, die insbesondere für schnelle Schaltungsanwendungen die unkritischste und üblichste ist.

3. Grundsätzlicher Aufbau von ECL-Dickfilmschaltungen

Die Forderung nach Auslegung aller Signalverbindungen als Leitungen mit definiertem Wellenwiderstand findet ihre Entsprechung in der Realisierung als Mikrostrip-Leitungen, die aus dem Substrat als Dielektrikum, einem Leiterbahndruck auf der Oberseite und einer Grundelektrode auf der Rückseite bestehen.

Die Drei-Potentiale-Konfiguration für die Stromversorgung resultiert in der Mehrlagen-Technik, die hier vorteilhaft eingesetzt werden kann.

Insgesamt erweist sich daher für die Realisierung von ECL-Dickfilmschaltungen folgender Aufbau (vgl. Abb.2) als vorteilhaft:

1. Die Substrat-Oberseite ist die Signalebene. Sie stellt gleichzeitig die Bestückungsebene für die ECL-Schaltkreise dar.
2. Auf der Unterseite sind
 - a.) die drei Potentiale V_{cc} , V_{EE} , V_{TT} in Multilayer-Struktur und
 - b.) die Abschlußwiderstände angeordnet.

Eine der Potentialflächen ist Bestandteil der Mikrostrip-Anordnung und daher als großflächige Grundelektrode ausgebildet.

Zur Verbindung von Ober- und Unterseite sind Durchführungslöcher im Substrat erforderlich.

Der Vorteil dieses Aufbau-Konzepts liegt vor allem in der klaren Trennung von Signalebene und Stromversorgung auf verschiedenen Substratseiten. Dadurch werden Kreuzungen zwischen Signalleitungen und Stromversorgung von vornherein vermieden.

4. Signalleitungsebene

Bei der Komplexität der hier in Frage kommenden Schaltungen ist in der Regel ein völlig kreuzungsfreies Layout nicht möglich.

Da das in der NF-Dickfilmtechnik übliche Verfahren der "gedruckten Leiterbahnkreuzungen" (zwei Leiterbahnen getrennt durch Dielektrikum) wegen der zu großen Streukapazitäten bei schnellen ECL-Schaltungen nicht verwendet werden kann, wurde dieses Problem durch Anwendung folgender Realisierungsprinzipien gelöst:

- Aktive Bauelemente überbrücken Leiterbahnen mit ihren Anschlußdrähten,
- Direktverbindung zwischen Dickfilmsubstrat und Epoxy-Trägerplatte (vgl. Kap. C , 11 und Abb.5) bei Externanschlüssen.

5. Multilayer-Struktur

Den Ausgangspunkt für den Multilayer-Aufbau bildet die Grundelektrode, die die Bezugsmasse der Mikrostrip-Anordnung darstellt und daher als großflächige durchgehend leitende Potentialebene ausgelegt ist. Um eine Beeinträchtigung der Signalübertragung auf den Mikrostrip-Leitungen zu vermeiden, sollten innerhalb dieser Potentialfläche möglichst keine Aussparungen o.ä. vorkommen. Läßt sich dies nicht vermeiden, so sind diese "Inseln" möglichst klein zu halten oder nur dort vorzusehen, wo auf der Signalebene keine oder nur unkritische Leitungen vorhanden sind.

Aussparungen dieser Art ergeben sich für die Anschlußpads der IC-Spannungsversorgung und die Abschlußwiderstände, die aus technologischen Gründen direkt auf das Substrat gedruckt werden müssen.

Da einerseits alle Abschlußwiderstände auf das Hilfspotential V_{TT} arbeiten (große Anzahl von Anschlußpunkten) und andererseits die Anordnung der Widerstände allein nach elektr. Gesichtspunkten (am jeweiligen Leitungsende) vorgenommen werden soll, bietet es sich an, V_{TT} als Grundelektrode zu verwenden.

Auf diese Grundelektrode werden die beiden verbleibenden Potentialflächen V_{CC} und V_{EE} in Multilayer-Drucktechnik mit Dielektrikum-Zwischenlage aufgebracht. Dabei wird anstelle der 3-Layer-Technik die unkritische Doppellayer-Technik verwendet, wobei dann V_{CC} und V_{EE} in Kammstruktur zu den Stromversorgungsanschlüssen der ICs geführt werden (vgl. Abb. 6).

Zur Erzielung einer möglichst großen kapazitiven Wirkung (Blockwirkung) der Potentialebenen untereinander sollte die Überlappungsfläche möglichst groß sein und ein Dielektrikum mit großer relativer Dielektrizitätskonstante gewählt werden.

Auf diese Weise ist eine einwandfreie Stromversorgung ohne zusätzliche diskrete Blockkondensatoren gewährleistet.

C. Ausführungsformen von Dickfilm-Schaltungen für ECL-Anwendungen

Im folgenden werden Ausführungsformen von Dickfilm-Schaltungen für ECL-Anwendungen erörtert und anhand des Realisierungsbeispiels "Receiving And Framing Unit" dargelegt.

1. Modularer Aufbau

Will man Dickfilm-Schaltungen im Digitalbereich in Verbindung mit integrierten Schaltkreisen (ICs) einsetzen, so ist dies in der Regel nicht als ganzheitliche Globalschaltung, sondern nur in modularisierter Form möglich, da die verfügbare Substratfläche eine obere Grenze hinsichtlich Umfang und Komplexität der Schaltung darstellt.

(In der Regel wird mindestens ein 2"x2" - Substrat verwendet werden müssen.

Im Falle des in Abb.4 dargestellten Realisierungsbeispiels wurde ein 2"x3" - Substrat in Verbindung mit in Keramik gekapselten 24pin-Flatpak-Chips verwendet.)

Deshalb bietet sich ein Layout-Konzept an, bei dem die Gesamtschaltung in mehrere überschaubare Einzelfunktionseinheiten oder Module segmentiert wird.

Als gemeinsame Trägerplatte für diese Module kann z.B. eine herkömmliche glaserverstärkte Epoxyharz-Platine in 2- oder Mehrlagen-Technik (Multilayer) verwendet werden, wie es im Realisierungsbeispiel "RFU" (Abb.5) der Fall ist.

Hier sind z.B. alle peripheren Bauelemente (Leitungsempfänger, Leitungstreiber etc.) sowie die langsame Logik konventionell, d.h. direkt auf der Trägerplatte angeordnet, während die schnellen zeit- und temperaturkritischen Schaltungsbereiche in raumsparender Weise als Dickfilm-Modul realisiert wurden.

2. Signalebene

Abweichend von der strengen Forderung nach 50 Ohm-Leitungen lassen sich ECL-Schaltungen bis zu 300 MHz grundsätzlich mit

Signalleitungen betreiben, deren Wellenwiderstand 50 Ohm bis 75 Ohm beträgt und die entsprechend mit $R_a = Z_0$ abgeschlossen sind.

Davon wird aus Gründen der Platzersparnis oft Gebrauch gemacht, denn bei $Z_0 = 75$ Ohm beträgt die erforderliche Leiterbahnbreite lediglich ca. 170 μm gegenüber ca. 650 μm bei $Z_0 = 50$ Ohm.

Lediglich dort, wo Dickfilm-Mikrostrip-Leitungen z.B. an externe 50 Ohm - Koaxial-Leitungen angepaßt werden müssen o.ä., muß man bei der 50 Ohm-Technik bleiben.

Als Leitermaterial für die Signal-Ebene wird in der Regel Silber-Palladium verwendet (Stärke ca. 10 μm), das gut lötbar ist und eine zufriedenstellende Leitfähigkeit aufweist.

Wird eine bessere Leitfähigkeit oder werden bessere HF-Eigenschaften gewünscht, so ist in diesen Bereichen ein Druck mit Goldpaste vorzusehen.

Dies ist z.B. oft bei Verzögerungsleitungen der Fall (vgl. Abb.4), die in Dickfilm-Technik allgemein besonders vorteilhaft und platzsparend realisiert werden können (da wegen $\epsilon_r \approx 9$ bei gleicher Länge etwa die doppelte Laufzeit erreicht wird wie bei Epoxyharz-Trägermaterial mit $\epsilon_r = 4$ bis 5.)

3. Die integrierten Schaltkreise

Wesentlichen Einfluß auf die Gestaltung der Dickfilm-Schaltungen haben Art, Beschaffenheit und Größe der verwendeten Bauelemente, die möglichst sinnvoll, d.h. signalmäßig und layout-technisch günstig anzuordnen sind.

In der ECL-Technik lassen sich mehrere Logik-(Unter-) Familien unterscheiden, die sich hinsichtlich ihrer typischen Gatterdurchlaufzeit, Flankensteilheit, Art und Beschaffenheit der Spannungs- und Temperaturkompensation etc. unterscheiden. Der Integrationsgrad der Schaltkreise entspricht der SSI - oder MSI-Technik. Die Verlustleistung liegt in der Regel zwischen 150 und 850 mW pro Chip.

Die Kapselung erfolgt zumeist in Keramik-Gehäusen mit 16pin -Dual-In-Line oder 12pin bzw. 24pin - Flatpak -Ausführung.

Die Schaltkreise sind in der Regel auch als ungekapselte Chips erhältlich.

Gemäß dieser Grob-Spezifizierung kommen für Dickfilm-Anwendungen vorzugsweise ungekapselte Chips (in Verbindung mit Bond-Techniken) oder gekapselte Flatpak-Chips (in Verbindung mit Löt- oder Klebetechniken) in Frage.

Im Realisierungsbeispiel wurden Keramik-gekapselte F100K - Flatpak-Chips verwendet, deren typische Gatterdurchlaufzeiten und Flankensteilheiten unter 1 ns liegen und die im schnellen ECL-Bereich bis ca. 500 MHz zum Einsatz kommen.

4. Durchkontaktierungen

Ein Problem besonderer Art stellt in diesem Zusammenhang das bereits erwähnte "Durchkontaktieren" dar, das die notwendigen Verbindungen von einer zur anderen Substratseite ermöglicht. (z.B. für die Stromversorgung oder den Anschluß der Abschlußwiderstände.):

Bei gekapselten Chips lassen sich Durchkontaktierungen in einfacher Weise dadurch realisieren, daß die IC-Anschlußdrähte selbst als Verbindungselemente von der Substrat-Oberseite zur Unterseite verwendet werden. Dafür sind an diesen Stellen im Substrat lasergebohrte Löcher vorzusehen (vgl. Abb.6), so daß als Ausgangsträgermaterial zur Dickfilm-Herstellung ein entsprechend lasergebohrtes Al_2O_3 "Roh-Substrat" dient.

Auf dieses so vorbereitete Substrat werden dann maßstabsgerecht die entsprechenden Drucke aufgebracht.

5. Die Grundlektrode

Im ersten Druckvorgang auf der Substrat-Unterseite wird die Grundlektrode (V_{TT}) als großflächige Potentialebene erstellt. Als leitendes Material wird wiederum Silber-Palladium gewählt (Schichtdicke ca. 10 μm), das ausreichende Leitfähigkeit und einen guten Haftgrund für die nachfolgenden Druckvorgänge garantiert.

Mit demselben Druck werden ebenfalls Kontaktierungsflächen als isolierte Inseln innerhalb der großflächigen Potentialebene für den Widerstandsdruck und für den Anschluß der Abschlußwiderstände an die Signalleitungen geschaffen.

6. Der Widerstandsdruck

Im zweiten Druckvorgang auf der Substrat-Unterseite kann, wie es in Realisierungsbeispiel der Fall war, der Widerstandsdruck durchgeführt werden.

Um eine möglichst großflächige Grundelektrode zu gewährleisten, sind die Abmessungen klein zu halten.

(Im Realisierungsbeispiel wurde als Widerstandsfläche in der Regel 0,8 mm x 0,8 mm gewählt.)

Alle internen Abschlußwiderstände der Dickfilm-Schaltung werden dem Wellenwiderstand der Mikrostrip-Leitungen (50-75 Ohm) angepaßt. Dabei genügt, abgesehen von kritischen Leitungen und bei hohen HF-Anforderungen, meist eine Anpassungsgenauigkeit mit $|(R-Z) / (R+Z)| = |r| \leq 0,05$, was einer zulässigen Widerstandstoleranz von ca. $\pm 10\%$ entspricht.

Bei den externen Eingangs- und Ausgangssignalen dagegen kommt es auf einen möglichst guten und stoßstellenfreien Übergang von der Dickfilm-Mikrostripleitung auf die externe Leitung (z.B. Koaxialleitung) an, so daß hier $|r|$ möglichst klein zu halten ist.

Daraus folgt, daß, abgesehen von diesen externen Signalverbindungen, für die Abschlußwiderstände bei entsprechend günstig gewählter Widerstandspaste in der Regel ein Widerstandsabgleich nicht erforderlich ist.

Im Realisierungsbeispiel wurde anhand von Vorversuchen eine geeignete Widerstandspaste (durch Mischen verschiedener Pasten) hergestellt, die nach n-maligen Brennen im geforderten Toleranzbereich liegt.

NB: Abweichend von der beschriebenen Drei-Potentiale-Technik ist es grundsätzlich möglich, auf das Hilfpotential V_{TT} zu verzichten und anstelle des Abschlußwiderstandes R_a eine aus zwei Widerständen ($R_{a1}=82 \text{ Ohm}$, $R_{a2}=130 \text{ Ohm}$) bestehende Widerstandskombination, die als Spannungsteiler zwischen

V_{CC} und V_{EE} liegt (vgl. Abb.1c), als Leitungsabschluß zu verwenden. Diese Realisierungsform kann in Dickfilmschaltungen nicht sehr vorteilhaft eingesetzt werden, da dabei für das Widerstandsnetzwerk der doppelte Platzbedarf erforderlich wäre.

7. Das Dielektrikum

Als Isolationsschicht zwischen Grundelektrode (V_{TT}) und Deckelektrode (mit V_{CC} und V_{EE} beim 2-layer-Verfahren) wird ein Dielektrikum aufgebracht. Während es zum Erreichen einer möglichst guten Blockwirkung vorteilhaft ist, eine Hoch-Dielektrikumpaste ($\epsilon_r \approx 1000$) zu verwenden ($C \approx 220\text{pF pro mm}^2$ bei $40\text{ }\mu\text{m}$ Dielektrikum), erweist sich das Arbeiten mit diesen Pasten in der Praxis als recht problematisch, da die Gefahr von Fehlstellen, die später zu Durchschlägen bzw. Kurzschlüssen führen, gerade bei Kapazitätsbelägen dieser Größenordnung relativ groß ist. Selbst bei Doppeldruck des Dielektrikums und hinreichend guten Randbedingungen (Staubfreiheit der Anlage und des Arbeitsplatzes) ist es herstellungsmäßig günstiger, eine Niedrig-Dielektrikumpaste ($\epsilon_r \leq 10$) zu verwenden, die zwar eine niedrigere kapazitive Wirkung zur Folge hat, jedoch in den meisten Fällen für den einwandfreien Betrieb der ECL-Schaltungen genügt.

Auf diese Weise ist mit einem Doppeldruck (Schichtdicke: $2 \times 20\text{ }\mu\text{m}$) eine gute Ausbeute (besser als 90%) erreichbar.

8. Die Deckelektrode

Die Deckelektrode beinhaltet (bei der Doppel-Layer-Struktur) die Versorgungspotentiale V_{CC} und V_{EE} . Diese werden in Kammstruktur zu den Anschlußpunkten der IC-Stromversorgungseingänge geführt (vgl. Abb.6).

Als Leitermaterial wird Silber-Palladium mit ca. $10\text{ }\mu\text{m}$ Schichtdicke verwendet.

9. Hochleitfähiger Zusatzdruck

Da die Verlustleistung der oberhalb 150 MHz verwendeten ECL-Schaltkreise beträchtlich ist (200 mW bis 850 mW) ist in vielen Fällen

die Leitfähigkeit der lediglich 10 μ m-starken Silber-Palladium-Deckelektrode ungenügend. Die Folge können Spannungsabfälle erheblicher Größenordnung sein. Deshalb ist ein zusätzlicher Druck mit hochleitfähiger Goldpaste in kritischen Bereichen angebracht, wie er auch im Realisierungsbeispiel durchgeführt wurde. (vgl. Abb. 6).

Auf diese Weise ist eine einwandfreie Stromversorgung der Schaltkreise gewährleistet.

10. Widerstandsabgleich

Sind alle Druckvorgänge durchgeführt, so kann der Widerstandsabgleich erfolgen, der sich bei Wahl einer geeigneten Widerstandspaste lediglich auf wenige genau zu trimmende Widerstände z.B. für den Abschluß von Extern- oder Verzögerungsleitungen beschränkt. Der Widerstandsabgleich wird mit dem Laser im "Winkelschnitt-Verfahren" durchgeführt.

(Grobabgleich in Querrichtung, Feinabgleich in Längsrichtung zum Widerstand).

11. Kontaktierungs- und Anschlußtechnik

Nach dem Widerstandsabgleich steht das fertige Dickfilm-Träger-substrat zur Bestückung und Ankontaktierung bereit.

Dabei ist die Leiterseite (Substratoberseite) gleichzeitig Bestückungsseite.

Ungekapselte Chips werden vorzugsweise gebondet und/oder geklebt, gekapselte gelötet und/oder geklebt.

Im Falle des Realisierungsbeispiels "Receiving And Framing Unit" wurde die Ankontaktierung der in Keramik gekapselten flach aufgesetzten Flatpak-Chips durch Löten nach dem Heißluftverfahren unter Verwendung von Flüssiglot durchgeführt. Es ergeben sich bei diesem Verfahren einwandfreie Lötstellen.

Dabei wurden den erörterten Durchkontaktierungsverfahren zufolge Signalanschlüsse ohne Abschlußwiderstände auf der Leiterbahnseite, Signalanschlüsse mit Abschlußwiderständen auf beiden Substratseiten und Stromversorgungsanschlüsse auf der Substratunterseite gelötet.

Bezüglich der kommenden bzw. gehenden Externsignale einschließlich der Stromversorgungsanschlüsse ist ein Anschluß dieser Signale von den Außenseiten des Subtrats anzustreben. An diesen Stellen werden "Chip-Pins" angebracht (z.B. gelötet), die vorzugsweise im 1/10 Zoll-Raster vorzusehen sind. Wird zur Halterung der Dickfilm-Schaltung auf ein Metallgehäuse o.ä. verzichtet, so werden abgewinkelte Chip-Pins verwendet, so daß sich z.B. in Verbindung mit einer Epoxyharz-Platine als Trägermaterial eine "elastische Halterung" ergibt (vgl. Abb. 3). Dies ist gerade bei Schaltungen dieser Größenordnung (2" x 2", 2" x 3" o.ä.) von großer Bedeutung, denn dadurch wird das Substrat (Substratstärke im Realisierungsbeispiel: 0,63 mm) auch bei etwaigem Verziehen der Trägerplatine (, für die verzugsarmes Material zu verwenden ist,) nicht beeinträchtigt.

Sollte ein Anschluß aller Externsignale von den Außenkanten des Substrats layout-technisch nicht durchführbar sein, so besteht in Verbindung mit einer Epoxyharz-Trägerplatine die Möglichkeit, einen "Direktanschluß" derart durchzuführen, daß entsprechende Chipanschlußdrähte selbst zur Signalverbindung von der Trägerplatine zum Substrat verwendet werden.

Diese Art des Anschlusses ist ggf. für die Stromversorgung interessant, weil oft u.a. auch der Ort der Stromeinspeisung von nicht unwesentlicher Bedeutung ist.

Allgemein ist bei Verwendung dieser Anschlußart darauf zu achten, daß solche Direktanschlüsse in der Regel berandungsnah anzuordnen sind, weil dadurch das Bestücken der Epoxydharz-Trägerplatine erleichtert wird.

12. Kühlung

Wie erwähnt, ist die Verlustleistung der in diesem Frequenzbereich (150-500 MHz) verwendeten ECL-Schaltkreise z.T. erheblich. Hinsichtlich dieses Problems ist durch Verwendung der Dickfilm-Technik bereits ein günstiger Ausgangspunkt gegeben, da das Al_2O_3 -Substrat eine hervorragende Wärmeleitfähigkeit aufweist.

Werden z.B. keramik-gekapselte Chips verwendet, so empfiehlt es sich, diese direkt (flach) auf dem Substrat aufzubringen. Dabei kann Wärmeleitpaste verwendet werden.

Um darüberhinaus eine noch bessere Wärmeableitung zu erreichen, können auf die Chips abschließend Kühlkörper mit Wärmeleitkleber aufgeklebt werden.

Wird dieses Kühlungskonzept konsequent durchgeführt, so läßt sich bei entsprechender Ventilation eine erhebliche Wärmemenge (ca. $1/2$ Watt pro cm^2 , bezogen auf die Gesamtfläche des Substrats) abführen und eine sichere Funktion der Schaltung erreichen.

D. Zusammenfassung

Nachdem es in der Vergangenheit selbstverständlich geworden ist, bei Hybridschaltungen für hohe Anforderungen die Dickfilm-Technik anzuwenden, zeigt der Aufsatz, daß es möglich und sinnvoll ist, diese mit der Dickfilm-Technik verbundenen Vorteile auch in anderen Bereichen wirksam werden zu lassen:

Dies gilt insbesondere für den Bereich der hier erörterten schnellen ECL-Technik, die einerseits integrierte Schaltkreise verwendet, andererseits aber eine Externbeschaltung durch diskrete Bauelemente erforderlich macht und hohe Anforderungen an die Leiterbahntechnik stellt, so daß die ECL-Technik in dieser Hinsicht eine Hybridtechnik in sich darstellt.

Daher läßt sich gerade in diesem Grenzbereich zwischen integrierter und diskreter Schaltungstechnik die Dickfilm-Technik vorteilhaft einsetzen, so daß

1. ein modulares Schaltungskonzept ermöglicht wird und
2. kompakte Schaltungen relativ hoher Aufbaudichte realisiert werden können.
3. Die gute Wärmeleitung der verwendeten Materialien, sowie ihre hohe Temperatur- und Alterungskonstanz ermöglichen den Aufbau zuverlässiger betriebssicherer Systeme.
4. Das Siebdruckverfahren selbst sowie die daraus resultierenden großen erreichbaren Druckgenauigkeiten garantieren eine gleichbleibend gute Reproduzierbarkeit, zumal
5. sich durch Anwendung von Multilayer-Verfahren die ECL-spezifischen Strukturen gut realisieren lassen und das Erstellen der wesentlichen Schaltungsteile auf relativ leicht und mit gleichbleibender Genauigkeit durchführbare Druckvorgänge ohne nachträgliches Aufbringen von zusätzlichen Bauelementen (Kondensatoren, Widerstände etc.) beschränkt bleibt.



Über diesen ECL-Anwendungsbereich hinaus kommt wegen dieser Vorteile der "Dickfilmschaltung als Brettschaltung der HF-Technik" große Bedeutung zu, so daß die Dickfilm-Technik allgemein einerseits den Aufbau schneller und kritischer Schaltungen und andererseits darüber hinaus als Grundlage und Ausgangspunkt den Übergang zu weiterführenden Techniken und Technologien (z.B. Dünnfilmtechnik) und deren Entwicklung ermöglicht.

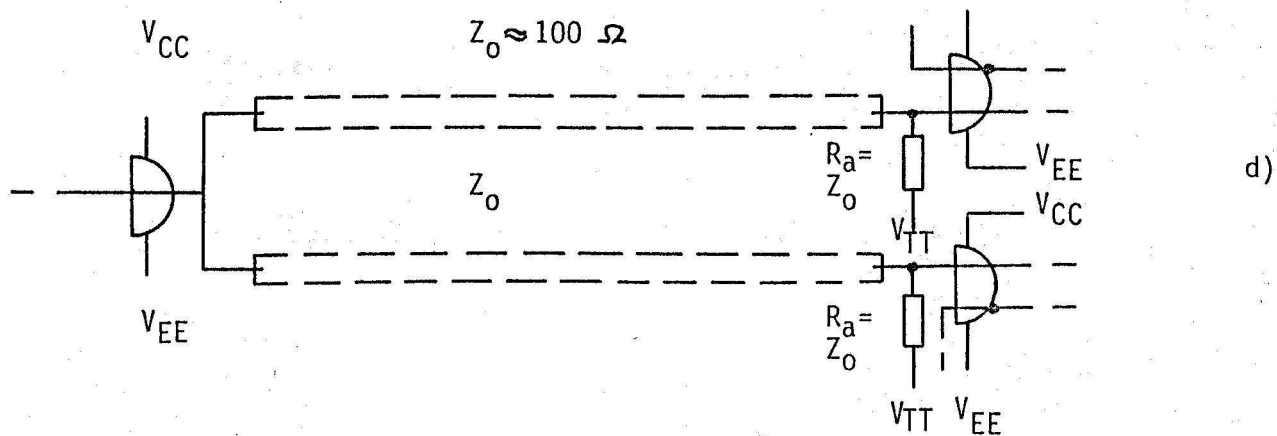
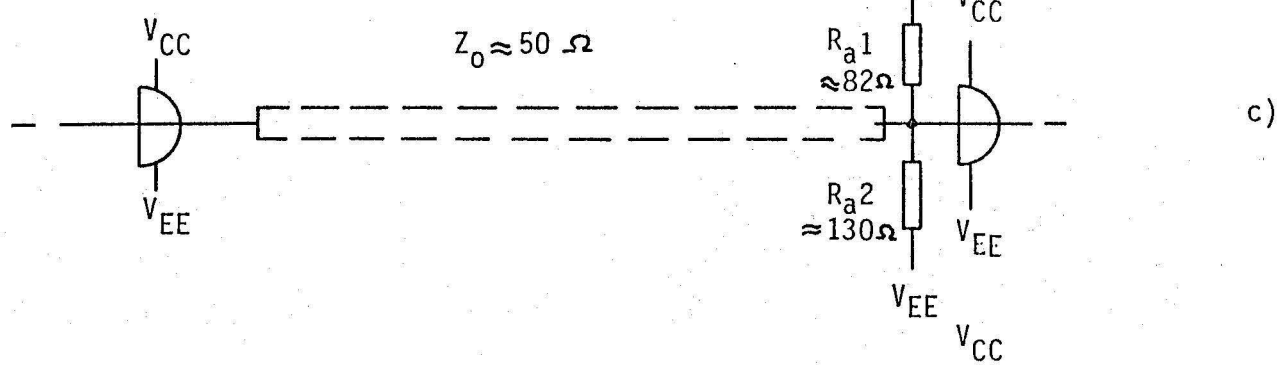
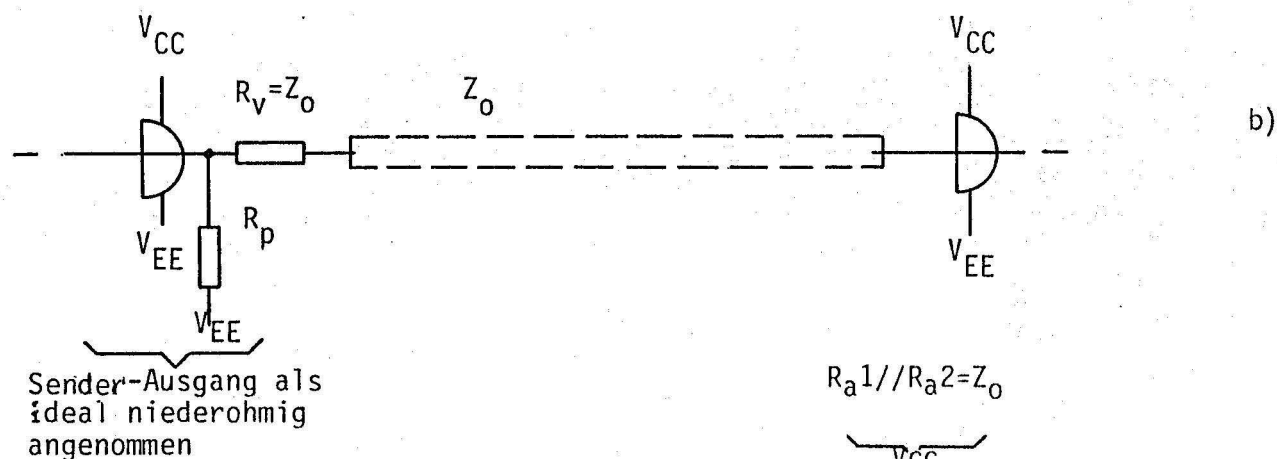
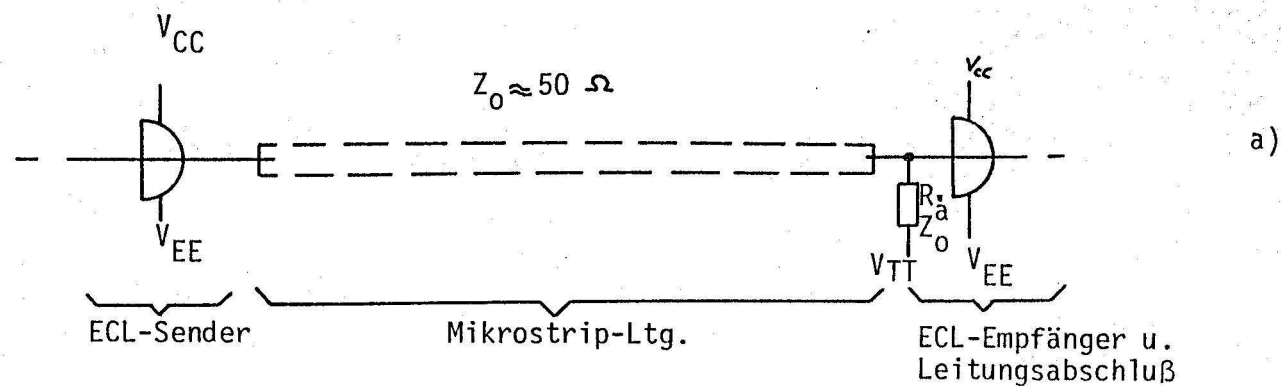


Abb.1: Typische ECL-Schaltungsanordnung

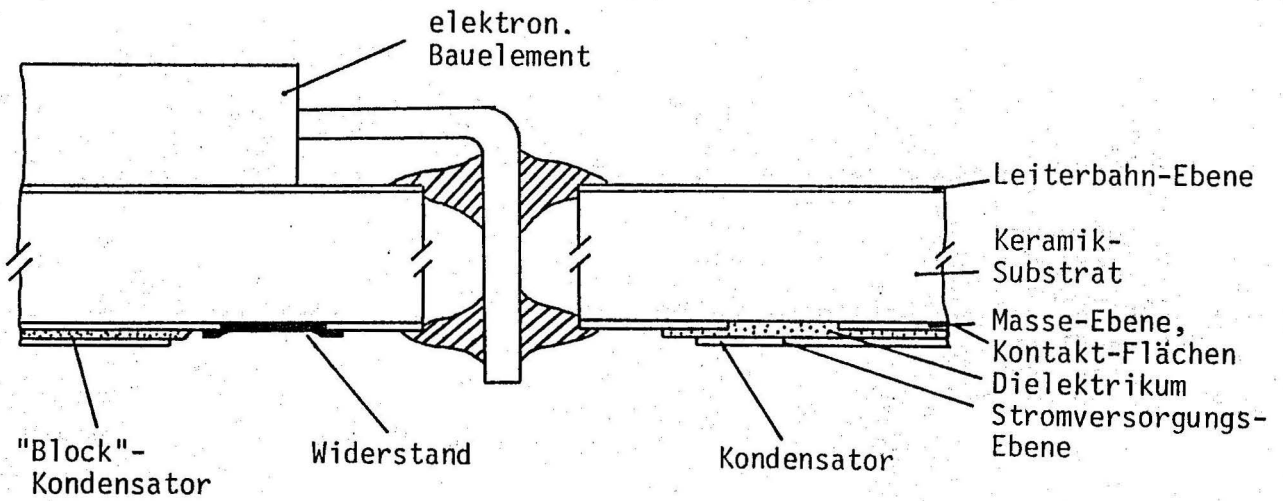


Abb.2: Querschnitt durch ein Dickfilm-Substrat

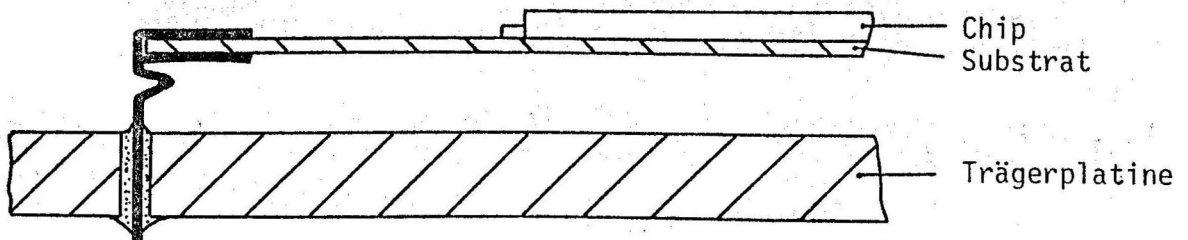


Abb.3: Beispiel einer elastischen Halterung des Substrats auf einer Trägerplatine

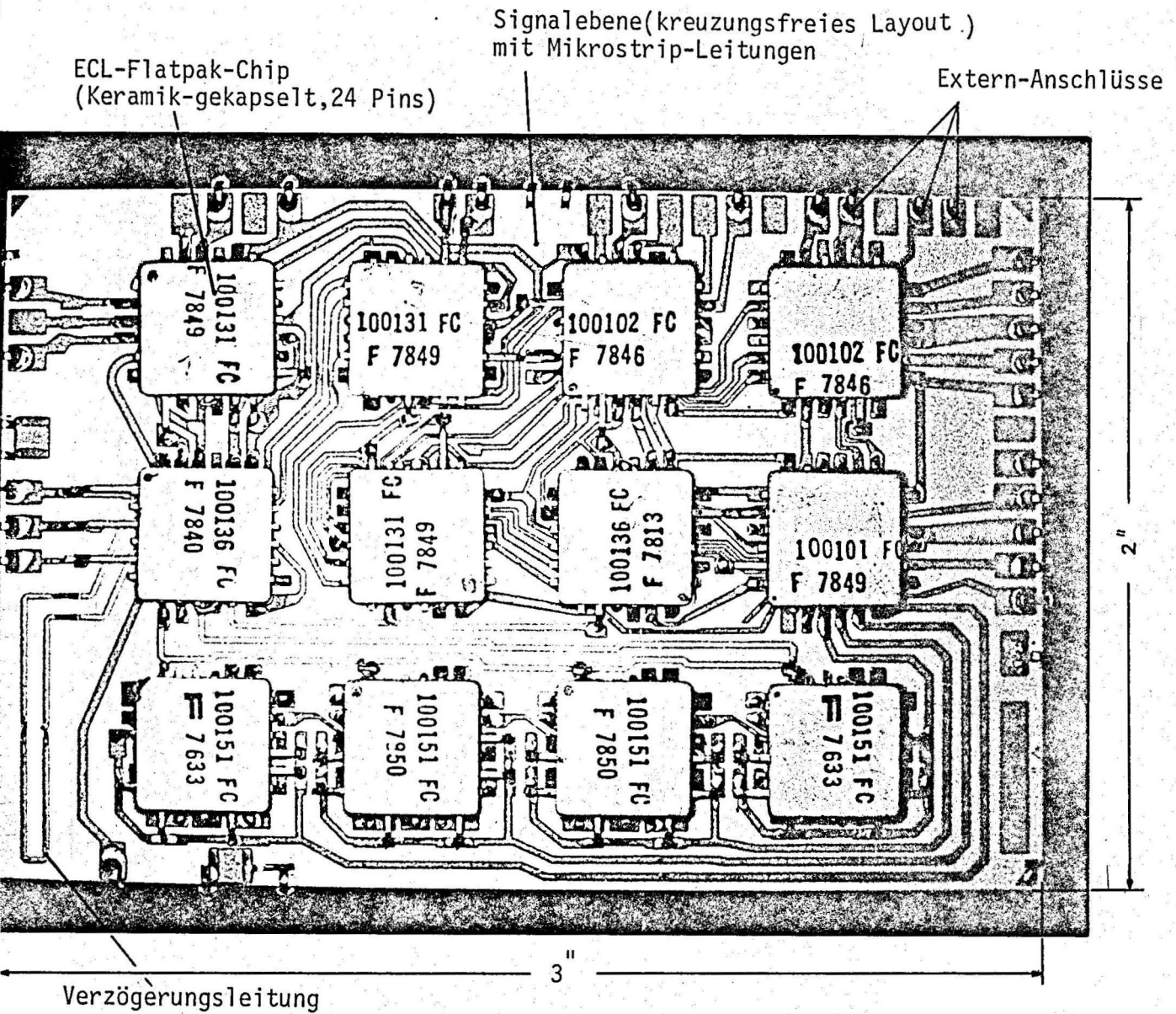


Abb. 4: Dickfilm-Realisierungsbeispiel
"Receiving And Framing Unit" (RFU), bestückt,
Subtratoberseite (Signalebene)

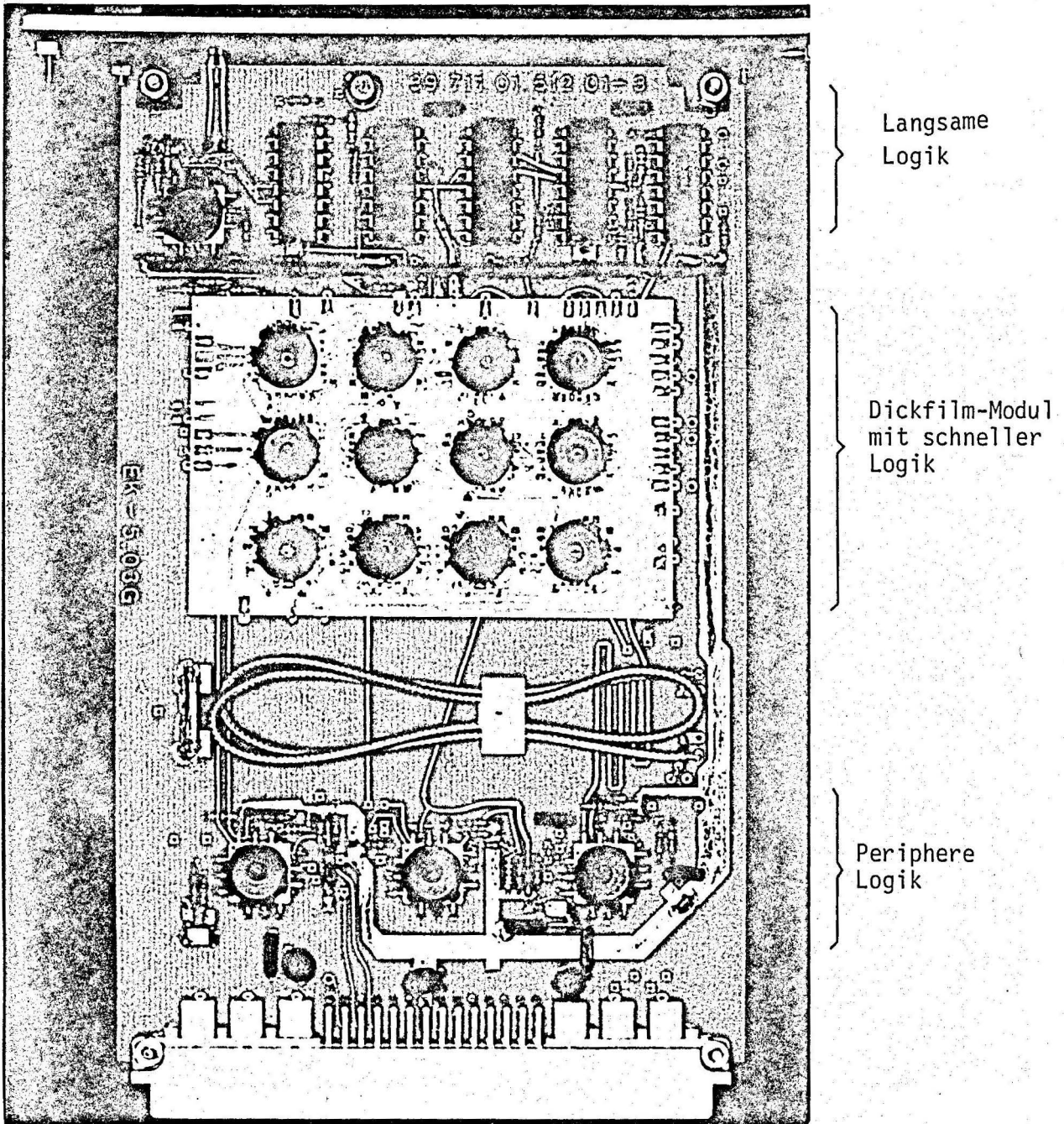


Abb.5: Dickfilm-Modul auf Trägerplatine

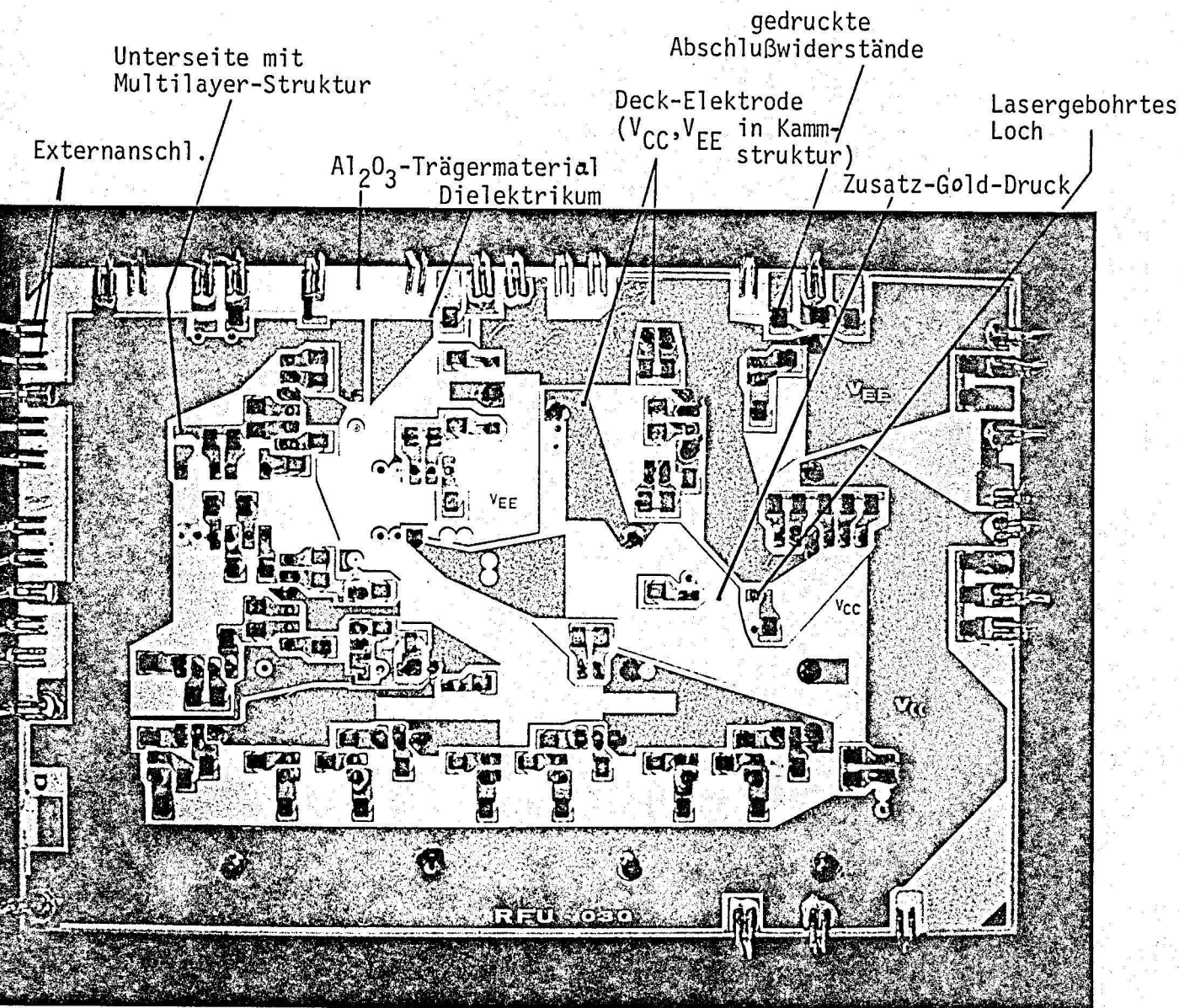


Abb.6: Dickfilm-Realisierungsbeispiel
"Receiving And Framing Unit" (RFU),
Substrat-Unterseite

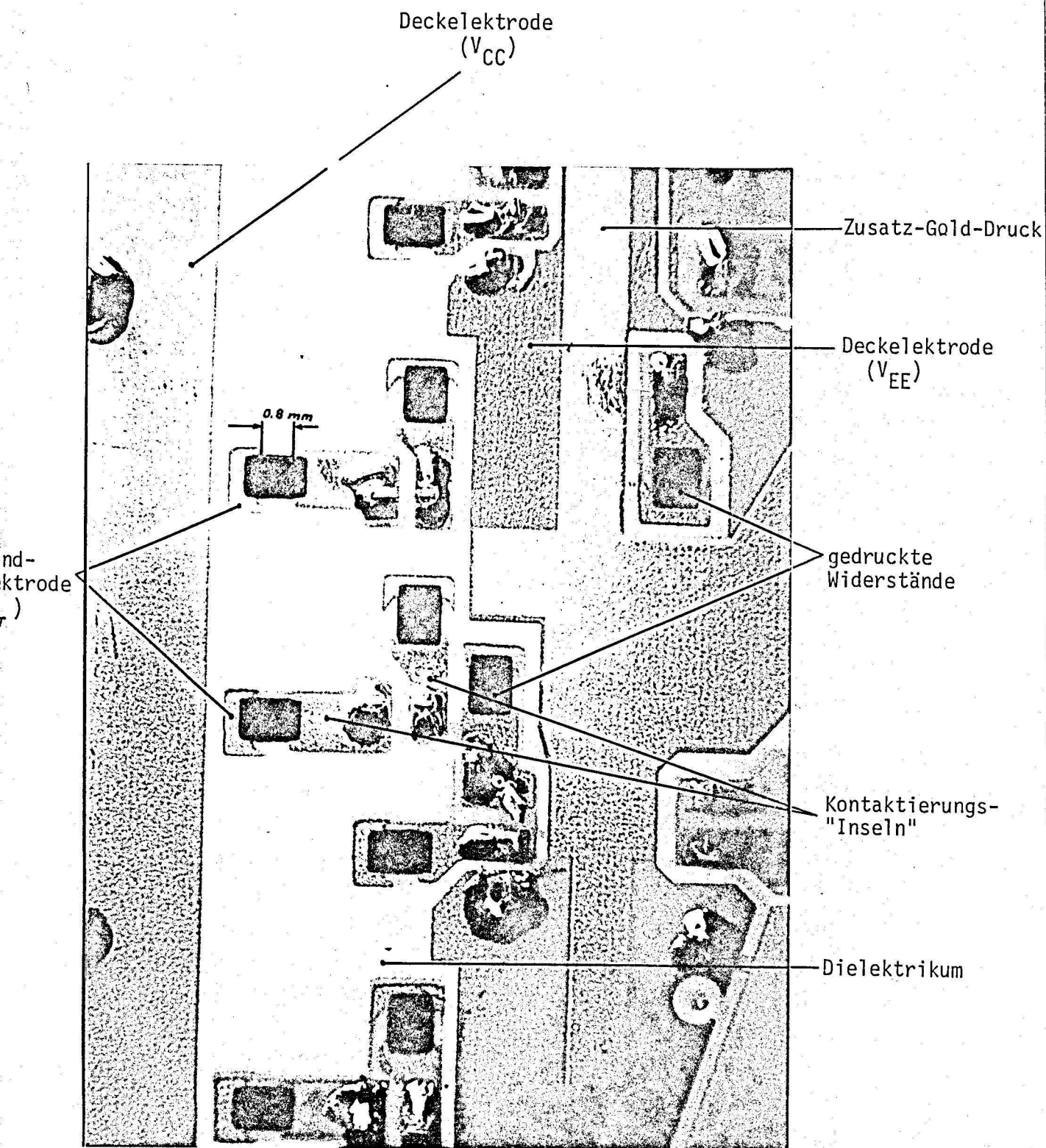


Abb.7: Substrat-Unterseite,
vergrößerter Ausschnitt

2. VCO für 1.12 GHz in MIC-Technik

Für die Taktrückgewinnung (PLL) einer Nachrichtenstrecke über Glasfaserkabel bei einer Bitrate von 1.12 Gbit/s wurde ein VCO in MIC-Technik gebaut. Der Ziehbereich beträgt ± 10 MHz bei einer Ziehspannung $U_c = + 5 \dots + 15$ V. Der VCO ist als Baustein speziell für den Repeater entwickelt worden. Er hat einen Ausgang für die PLL (Phase Locked Loop) und einen Ausgang für den Komparator. Um den VCO von Lastschwankungen weitgehend unabhängig zu machen und um die benötigte Ausgangsleistung zu erzielen, sind dem eigentlichen Oszillator ein Verstärker, ein Leistungsteiler und in jedem Ausgangszweig zwei weitere Verstärker nachgeschaltet (Bild 8). Die gesamte Schaltung ist als integrierte Mikrowellenschaltung (MIC) in Dickfilmtechnik auf einem 2" x 2" Al_2O_3 -Keramik-Substrat realisiert.

Leistungsmerkmale des VCO

Die Ausgangsleistung beträgt pro Ausgang im Minimum 2,5 V_{SS}

an 50 Ω bei einer Versorgungsspannung von + 5 V. Die Amplitudenkonstanz über den Ziehbereich ist besser als 5 %. Das Ausgangssignal hat Sinus-Form mit einer Oberwellenunterdrückung von mehr als 46 dB für die 1. Oberwelle und mehr als 50 dB für die 2. Oberwelle. Die Linienbreite ist kleiner als 1 kHz. Die Frequenzdrift durch Temperaturänderung beträgt 95 kHz/ $^{\circ}C$.

Die Grenzfrequenz der Modulation beträgt 2 MHz.

Aufbau des VCO-Moduls

Als aktives Bauelement für den eigentlichen VCO und die Verstärker wird der Transistor BFR 93 mit einer Grenzfrequenz von 4,5 GHz im SOT 23 Gehäuse verwendet. Als Kapazitätsdiode ist die BXY 23 wegen der hohen Güte im Mikrowellengebiet eingesetzt. Die frequenzbestimmenden Reaktanzen und Anpaßglieder sind durch offene und kurzgeschlossene Mikrostrip-Leitungen von 50 Ω Wellenwiderstand realisiert. Die Mittenfrequenz und der Ziehbereich des

Oszillators sind durch die Längen der Mikrostrip-Leitungen MS1 und MS2 sowie den Trimmkondensator C_T und die Varaktordiode bestimmt.

Technologische Beschreibung des VCO

Die Trimmkapazität C_T und der Blockkondensator C_F sind als einzige passive Bauelemente nicht als Schichtbauelement realisiert, weil ihr Ort innerhalb der Schaltung die Länge der Mikrostrip-Leitungen MS1 und MS2 bestimmt und damit die Mittenfrequenz beeinflusst. Die Fläche der Dickfilmwiderstände ist kleiner als 1 mm^2 , um parasitäre Effekte zu vermeiden. Die Block- und Koppelkondensatoren sind in Monolayer-Dickfilmversion realisiert (Bild 9). Dabei sind die Orte der Blockkondensatoren so gewählt, daß sie entweder am Rande des Substrates liegen, wo ein Massekontakt durch "Herumkontaktieren" über die Außenkante (Bild 10) oder gruppiert um ein Loch in der Keramik im Innenbereich des Substrates, wo eine Durchkontaktierung zur Masseseite mittels Leiterbahnpaste möglich ist (Bild 9). Das Loch wird durch Laserbohrung erzeugt und kann auch zur Zuführung der Stromversorgung mittels Draht von der Rückseite benutzt werden.

Die beiden Ausgänge 1 und 2 teilen den Umfang des Substrates in zwei Teile. Auf beiden Randbereichen ist die Stromversorgung als Multilayer realisiert, wobei die Deckelektrode durch "Herumkontaktieren" über die Außenkante mit der Rückseite über alle Kanten niederohmig verbunden ist. Diese Masseleitung an den Seitenkanten des Substrates wird mit dem HF-Gehäuse verlötet und gewährleistet dadurch einen sehr guten Massekontakt. Die Blockwirkung der Multilayerstromversorgung genügt für einen stabilen Betrieb ohne zusätzliche diskrete Blockkondensatoren.

Die Verwendung gedruckter Kondensatoren gegenüber diskreten Chip-Kondensatoren macht sich in einer größeren Stabilität und Zuverlässigkeit der Schaltung bemerkbar.

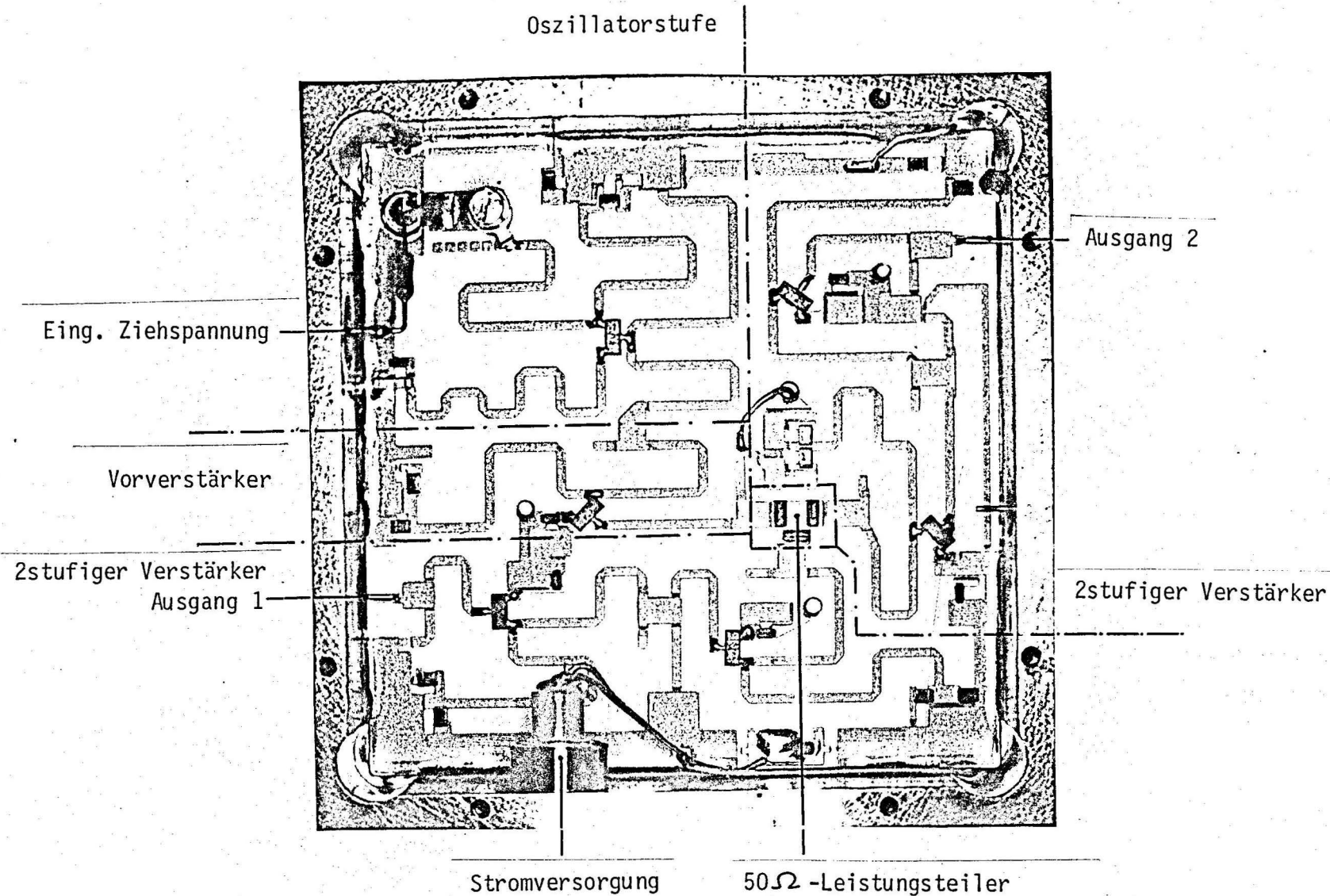


Bild 8: V C 0, Gesamtansicht

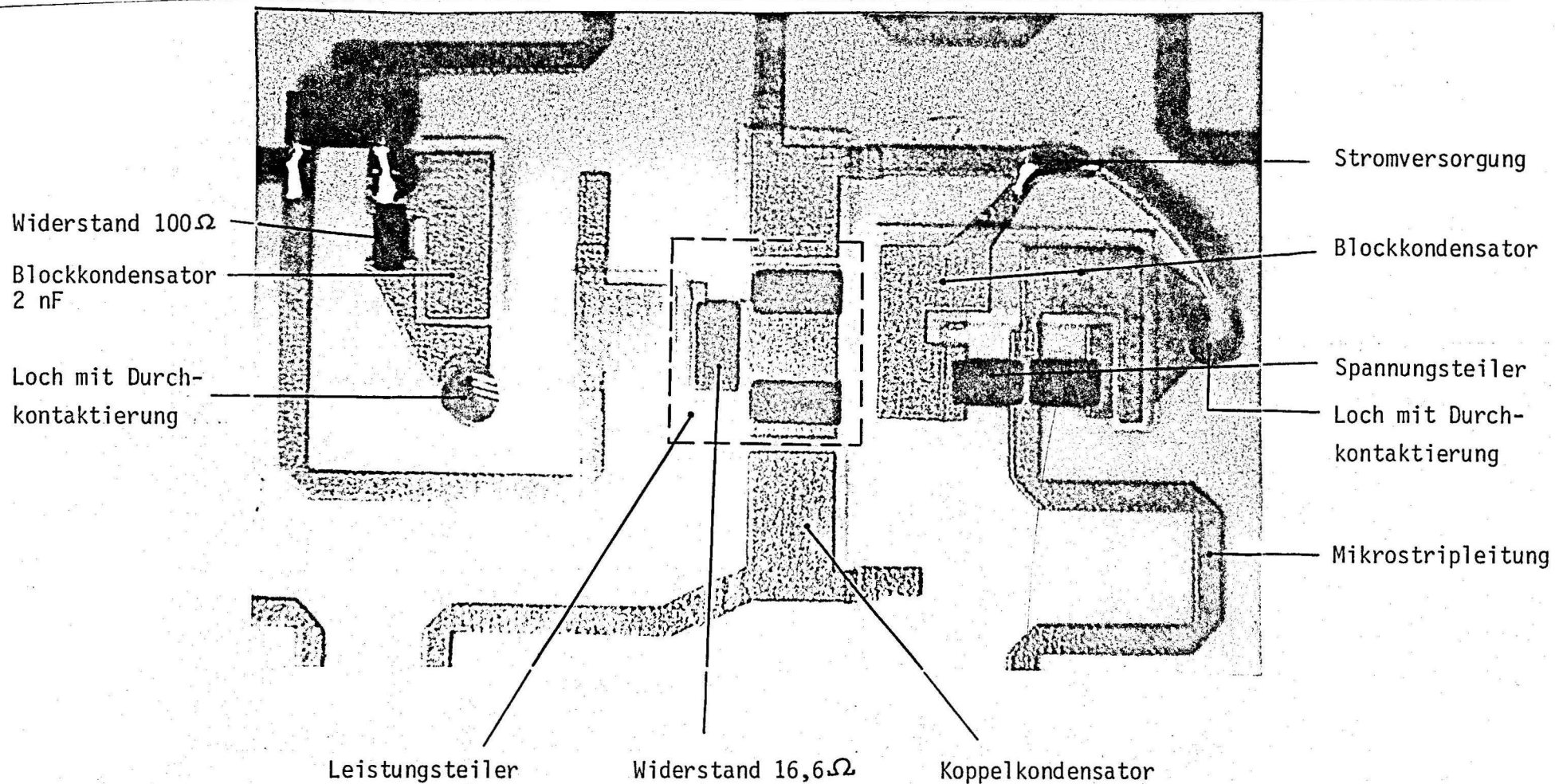


Bild 9: V C O, Teilansicht

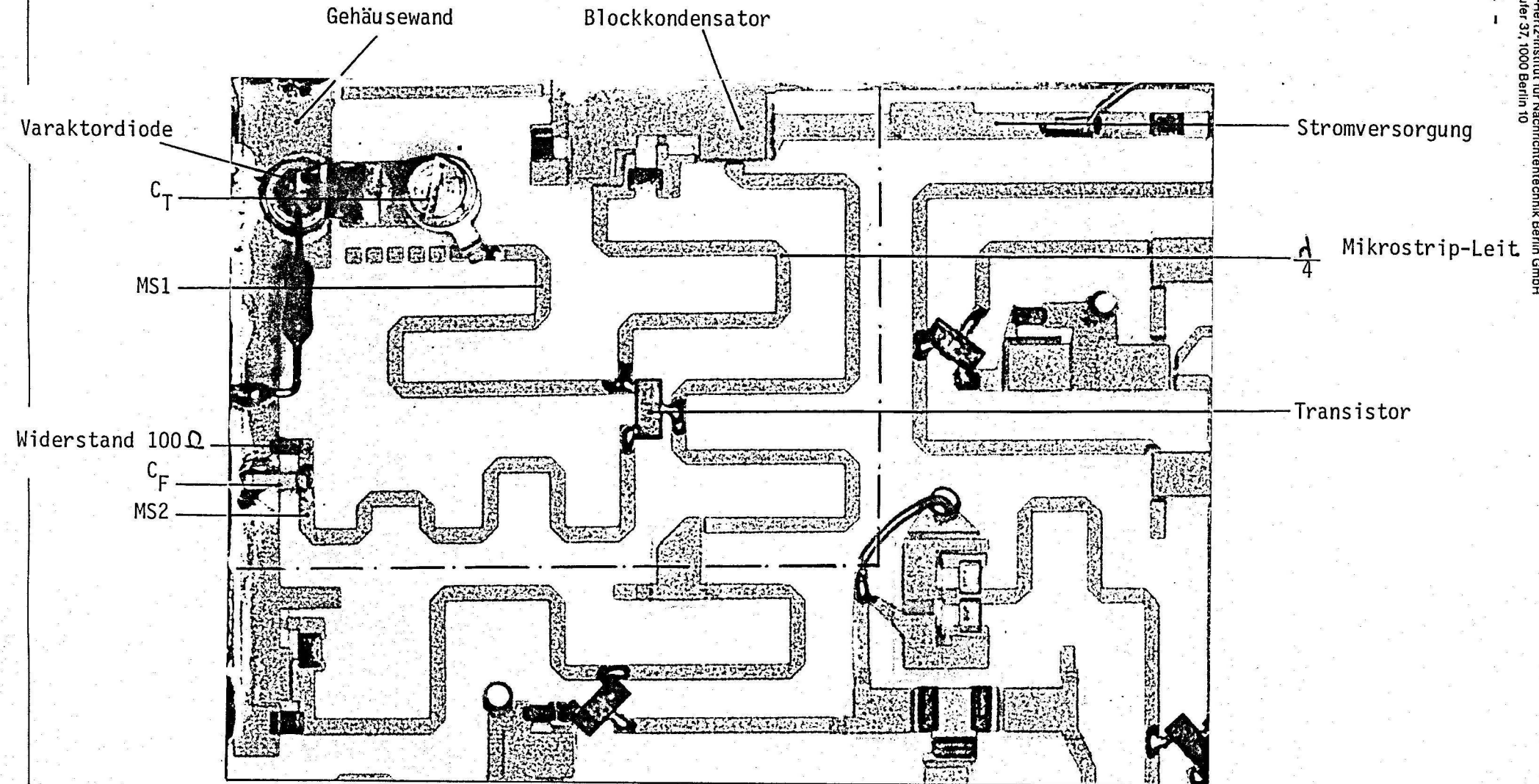


Bild 10: V C O. Teilansicht Oszillatorstufe

3. Diverses

Im Bild 11 ist eine Multilayer-Test-Struktur mit über 200 μm Durchkontaktierungen zu sehen. Die Fenster in der Dielektrikumsschicht haben einen Durchmesser von ca. 250 μm ; die Leiterbahnbreite beträgt 200 μm . In der unteren Bildhälfte fehlt die Deckelektrode, in der oberen ist die Schaltung vollständig.

Bild 12 zeigt eine MIC-Schaltung, die aus zwei Substraten der Größe 2" x 3" besteht. Der große Flächenbedarf ergibt sich aus den Verzögerungsleitungen dieser Schaltung.

Die Kontaktierung mittels Thermokompressionsbonden von ungekapselten Halbleiterchips ist im Bild 13 am Beispiel eines FET gezeigt. Die Kontaktfläche der Goldkugel hat einen Durchmesser von ca. 75 μm .

IX . Literatur

- / 1 / Hybridschaltungen, H. Delfs, Kohlhammervlg. 1973
- / 2 / Bau hybrider Mikroschaltungen, E. Lüder, Springer Vlg., 1977
- / 3 / Handbook of Thick Film Hybrid Microelectronics,
Ch. A. Harper, McGraw Hill, 1974
- / 4 / Thick Film Hybrid Microcircuit Technology, D. Hamer,
J. Biggers, Wiley-Interscience, 1972
- / 5 / Thin Film Technologie, R. Berry, M. Harris, P. Hall,
Van Nostrand, 1968
- / 6 / Hybrid Microelectronic Circuits, R. Rikoski, John Wiley,
1973
- / 7 / Thick Film Microelectronics, M. Topfer, Van Nostrand
Reinhold C., 1971
- / 8 / Thick Film Circuits, G. Planer, L. Phillips, London
Butterworths, 1972
- / 9 / Thin and Thick Films for Hybrid Microelectronics,
Z. Meiksin, Lexington Books, 1976
- / 10 / Technologie elektronischer Baugruppen, H. Hanke,
VEB Vlg. Technik, 1975
- / 11 / Fundamentals of Integrated Circuits, L. Stern,
Pitman Publ., 1968
- / 12 / Halbleitertechnologie, W. Harth, Teubner Studienskripten,
1972
- / 13 / Zuverlässigkeit elektronischer Bauelemente, W. Ackmann,
Hüthig Vlg., 1976
- / 14 / Valvo Bericht. Bd. 18, S. 258, Laurisch, Wieters
- / 15 / Vorlesungsskript "Technologie der Dick- und Dünn-
film-Schaltungen" von P. Nolting, TU Berlin, WS 1978/79



/ 16 / Einführung in die Mikrostrip-Leitungstechnik, I. Wolf

/ 17 / Wheeler, H.A., IEEE MIT-25, 631 (1977), Transmission
Line Properties of a Strip on a Dielectric Sheet on
a Plane



Anhang

- A) Auszug aus dem Datenblatt über Dickfilmwiderstände
der Firma ESL
- B) Berechnung der Mikrostrip-Leitungen

A) Auszug aus dem Datenblatt über Dickfilmwiderstände der Firma ESL

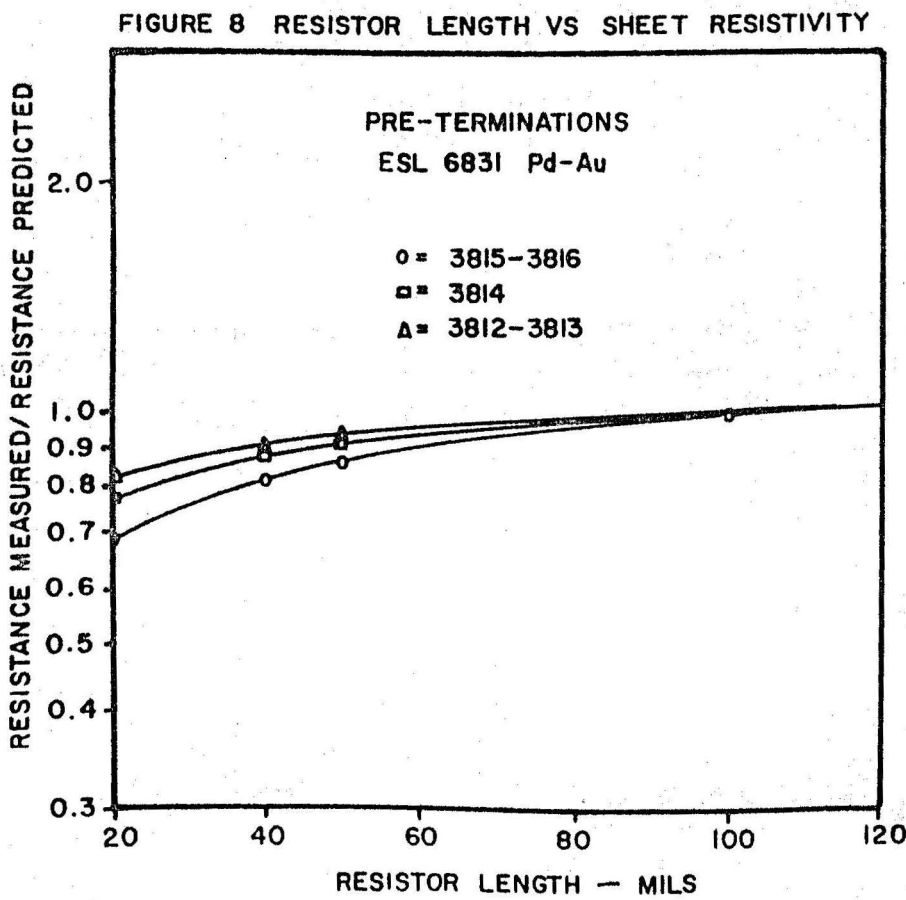
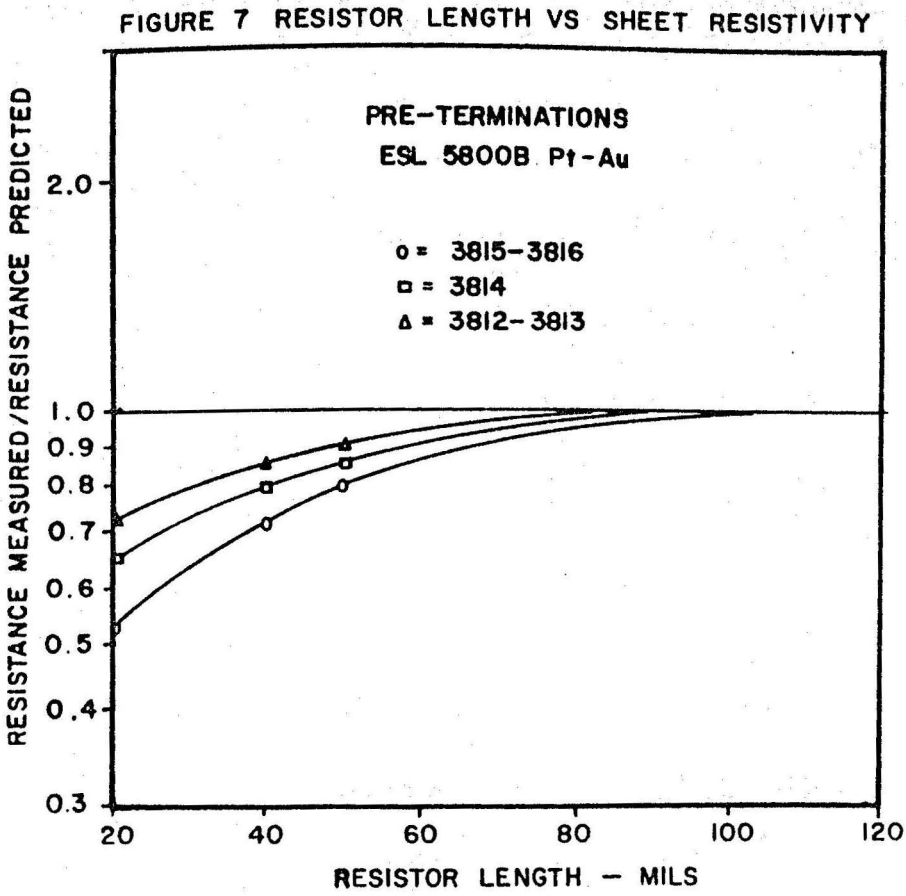


FIGURE 9 RESISTOR LENGTH VS SHEET RESISTIVITY

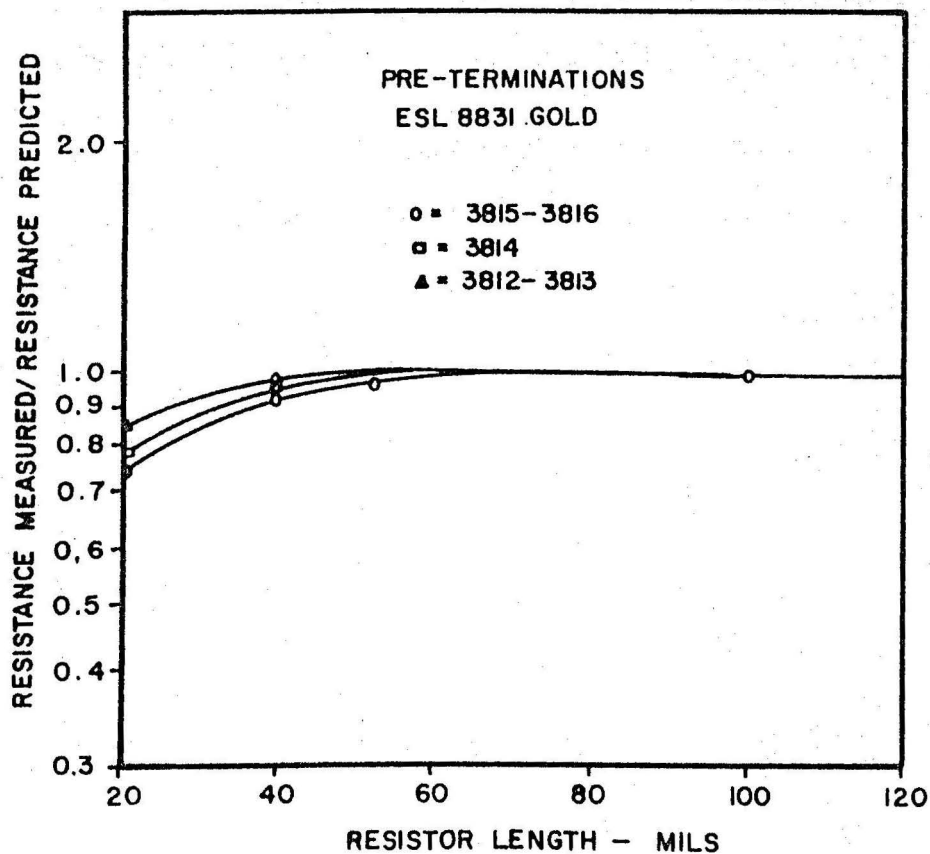


FIGURE 10 RESISTOR LENGTH VS SHEET RESISTIVITY

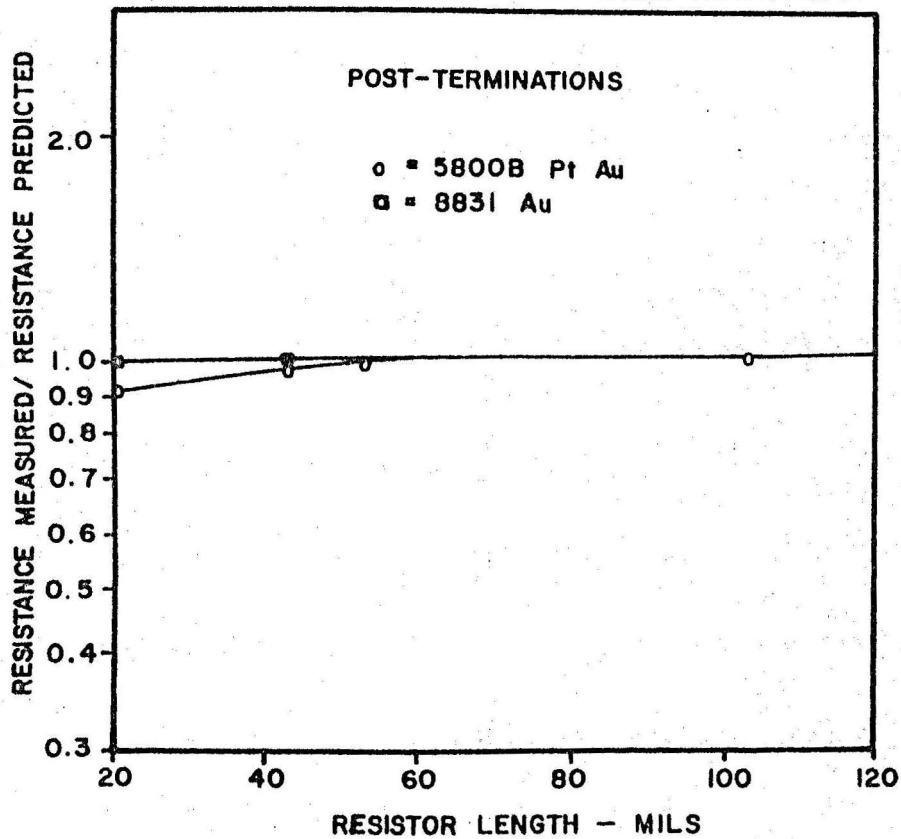


FIGURE 13

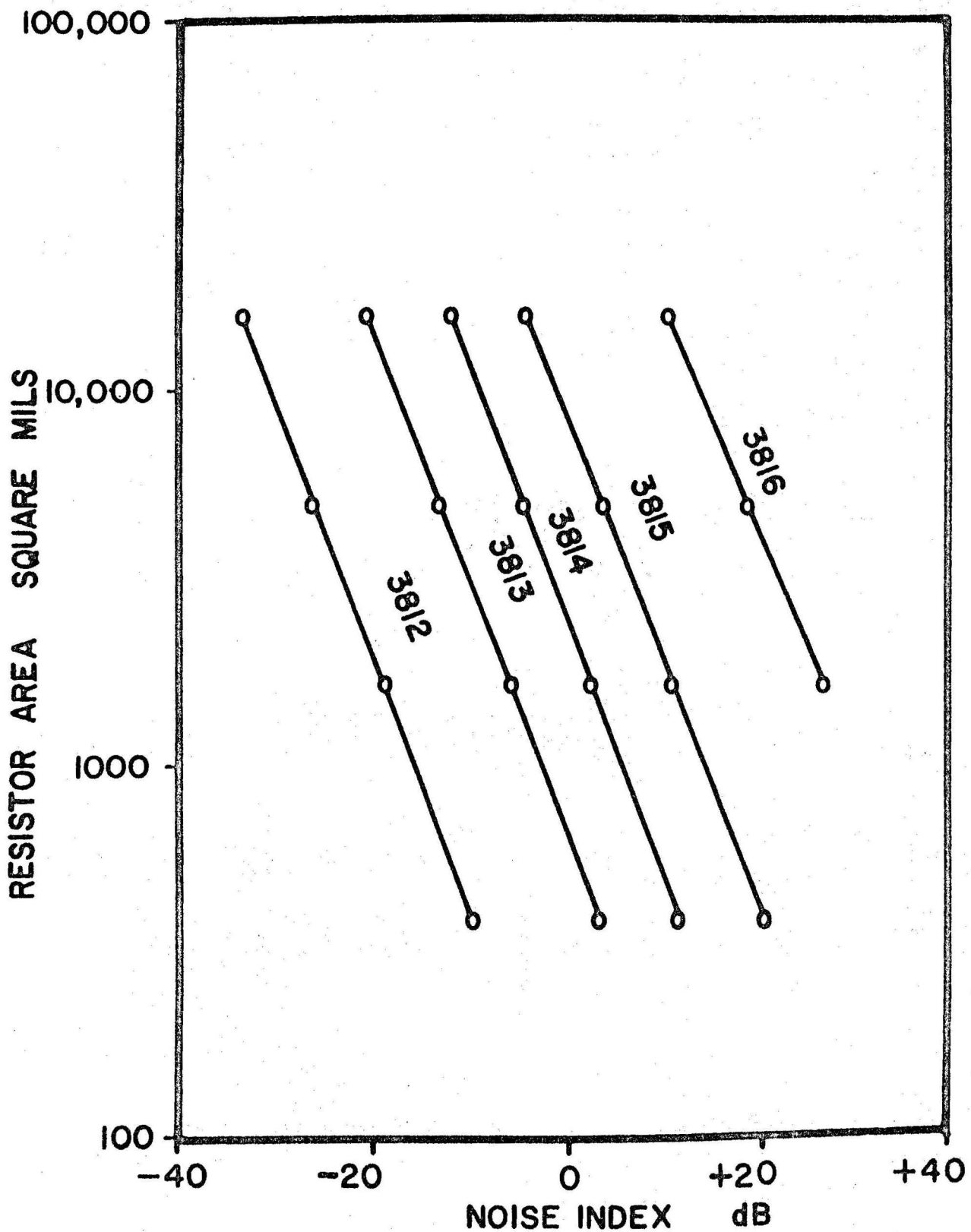
NOISE INDEX
VS
RESISTOR AREA

FIGURE 20 EFFECT OF VOLTAGE AND POWER OVERLOAD

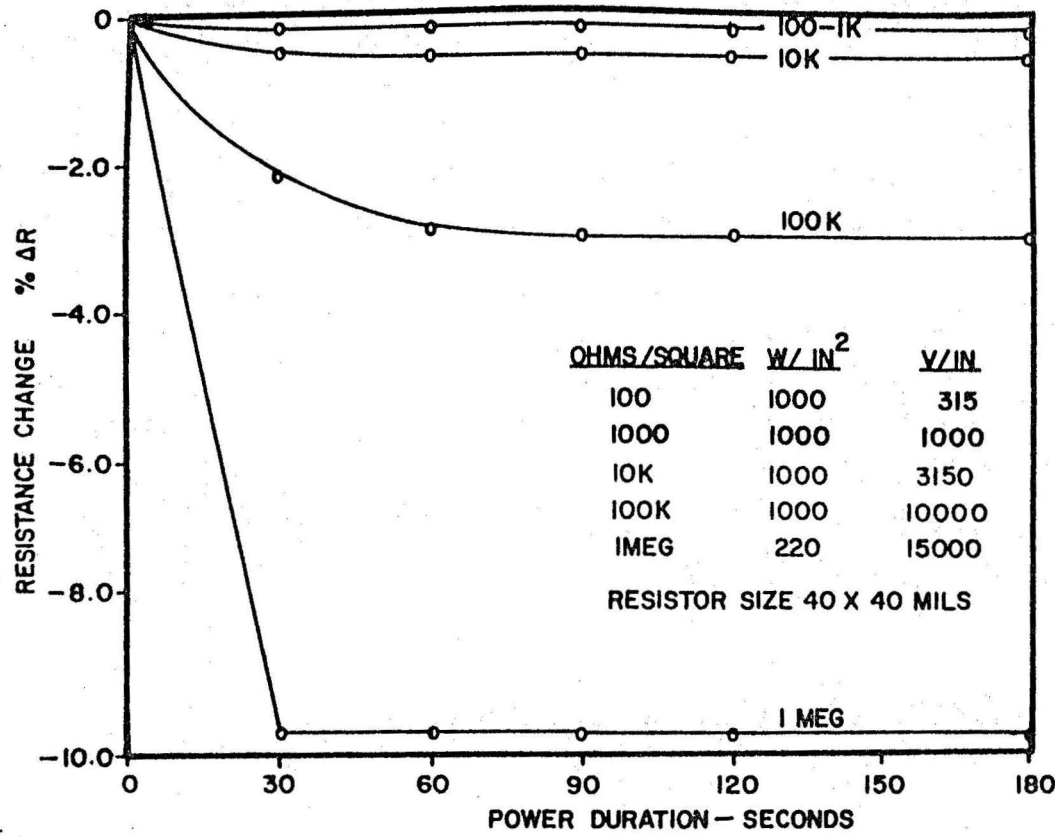
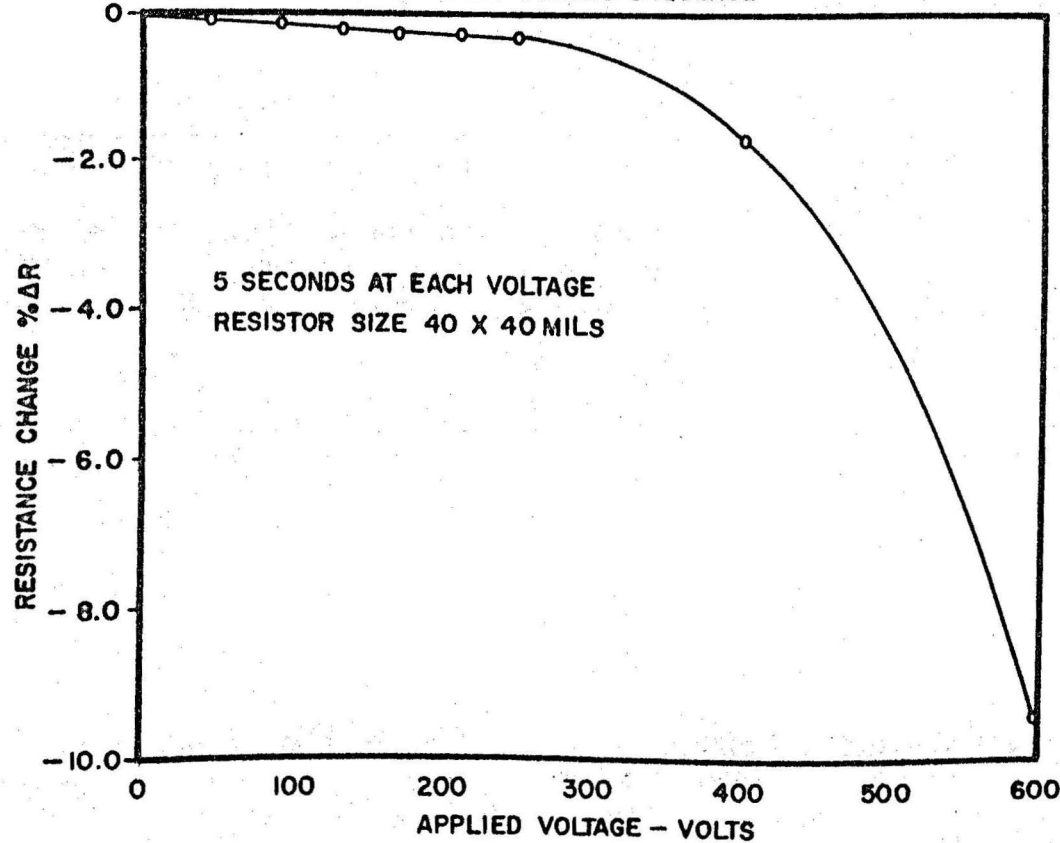


FIGURE 21 STEP STRESS SEQUENCE



B) Berechnung von Mikrostrip-Leitungen

H.A. Wheeler /17/ gibt Näherungsformeln für die Berechnung von Mikrostrip-Leitungen an, die die bis dahin üblichen Grenzfälle breite und schmale Mikrostrip-Leitungen umfassen. Es gibt jeweils zwei Formeln, eine zum "Analysieren" (gegeben die Breite W , gesucht Z_D) und eine zum "Synthetisieren" (gegeben Z_D , gesucht W). Der Gebrauch wird dadurch etwas erschwert, daß die Formeln nur für Leiterbahnen der Dicke $t = 0$ gelten und eine endliche Dicke t durch den Übergang von der Breite W zur effektiven Breite W_{eff} berücksichtigt wird (Näherungsformeln in beiden Richtungen: (13) (14) (21)). Die Berechnung der Dämpfung wird durch numerische Differentiation mit Hilfe eines Taschenrechners durchgeführt.

Die Formel für den Wellenwiderstand Z_2 einer luftgefüllten Mikrostrip-Leitung ($\epsilon_r = 1$) wurde explizit angegeben, da sie für mehrere Berechnungen zum Beispiel der Phasengeschwindigkeit benötigt wird. Für eine schnelle Übersicht sind graphische Darstellungen angegeben, unter anderem auch von I. Wolf /16/.

Liste der Symbole nach	Wheeler	Wolf
Dielektrische Konstante des Substrates	k	ϵ_r
effektive dielektr. Konstante des Substr.	k'	$\epsilon_{r_{\text{eff}}}$
Wellenwiderstand der Mikrostrip-Leitung m. Dielektr.	R	$Z_D = \frac{Z_L}{\sqrt{\epsilon_{r_{\text{eff}}}}}$
Wellenwiderstand der Mikrostrip-Leitung luftgefüllt	R_1	Z_L
Wellenlänge im Vakuum	λ_0	λ
Wellenlänge im Wellenleiter mit Dielektrikum	λ_g	$\lambda_D = \frac{\lambda_0}{\sqrt{\epsilon_{r_{\text{eff}}}}}$
Weite des Streifenleiters	W	W
effektive Weite des Streifenleiters für ($t = 0$)	W'	
plagnetischer Power Faktor d. Strip-Line	$P = \frac{1}{0}$	

H. A. Wheeler gibt Näherungsformeln für die Berechnung der charakteristischen Größen einer Mikrostrip-Leitung an.

$$w'/h = 8 \sqrt{\frac{(\exp R_1/30 - 1) + \pi^2/4}{(\exp R_1/30 - 1)}} \quad (1) \text{ ohne Dielektrikum}$$

$$k = 1$$

$$R_1 = 30 \ln \left\{ 1 + \frac{1}{2} (8h/w') [(8h/w') + \sqrt{(8h/w')^2 + \pi^2}] \right\} \quad (2) \text{ "dünne" Streifenleitung}$$

$$t = 0$$

where the error is $< 0.01 R_1$.

$$w'/h = 8 \frac{\sqrt{\left| \exp \left(\frac{R}{42.4 \sqrt{k+1}} \right) - 1 \right|^{\frac{7+4/k}{11}} + \frac{1+1/k}{0.81}}}{\left| \exp \left(\frac{R}{42.4 \sqrt{k+1}} \right) - 1 \right|} \quad (9) \text{ "dünne" Streifenleitung}$$

$$t = 0$$

$$R = \frac{42.4}{\sqrt{k+1}} \ln \left\{ 1 + \left(\frac{4h}{w'} \right) \left[\left(\frac{14+8/k}{11} \right) \left(\frac{4h}{w'} \right) + \sqrt{\left(\frac{14+8/k}{11} \right)^2 \left(\frac{4h}{w'} \right)^2 + \frac{1+1/k}{2} \pi^2} \right] \right\} \quad (10)$$

The error is $< 0.02R$ (or $< 0.01R$ over most of range).

The analytic form gives R (for k) and R_1 (for $k = 1$), from which the speed ratio is

$$\frac{v_{ph}}{c} = R/R_1 = 1/\sqrt{k'} < 1. \quad (11)$$

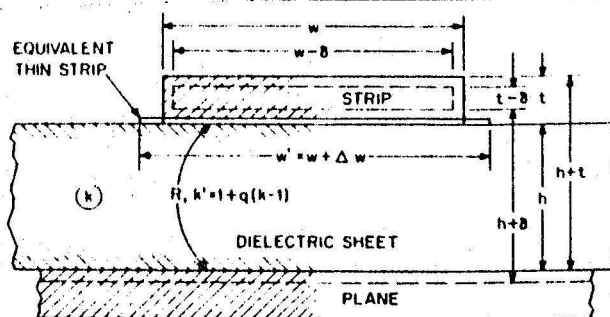
$$\frac{\Delta w}{t} = \frac{1}{\pi} \ln \frac{4e}{\sqrt{\left(\frac{t}{h} \right)^2 + \left(\frac{1/\pi}{w/t + 1.10} \right)^2}} \quad (13)$$

W = Breite der Streifenleitung
mit der Dicke t

$$\frac{\Delta w'}{t} = \frac{1}{\pi} \ln \frac{4e}{\sqrt{\left(\frac{t}{h} \right)^2 + \left(\frac{1/\pi}{w'/t - 0.26} \right)^2}} \quad (14)$$

W' = effektive Breite der Streifenleitung
($t \Rightarrow 0$)

$$\Delta w' = \frac{1+1/k}{2} \Delta w, \quad w = w' - \Delta w'. \quad (21)$$

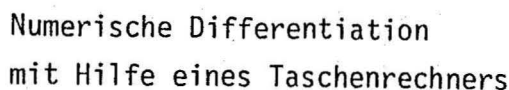


$$p = \frac{R_d - R_1}{R_d} = 1 - R_1/R_d = \ln R_d/R_1 \ll 1. \quad (15)$$
$$P = \text{loss Power Factor}$$
$$= \frac{1}{Q}$$
$$\delta = \text{Eindringtiefe}$$

$$P = p \div (\delta/h) = p(h/\delta) \quad p = P(\delta/h). \quad (16)$$

$$\delta = \sqrt{\frac{g}{\pi f \mu_0}}$$

$$u_0 = 1.256 \cdot 10^{-8} \frac{\text{Vs}}{\text{A cm}}$$


$$\alpha_c = P \cdot \frac{R_1}{R} \frac{\pi}{\lambda_0} \text{ (Np/m)}$$

Ohmsche Verluste

$$\alpha_c = 8,68 \cdot \frac{R_1}{R} \cdot \frac{P \cdot \pi}{\lambda_0(m)} \quad (\text{dB/m}) \quad (21)$$

Beispiel: Au-Leiterbahn auf Al_2O_3 Keramik

h	=	625	μm	
t	=	10	μm	
k	=	9,6		
ρ_{Au}	=	$2 \cdot 10^{-6}$	$\Omega \text{ cm}$	
f	=	1	GHz	
ϵ_0	=	2,25		
R	=	50	Ω	
W'	=	622	μm	(9)
W	=	611	μm	(13, 21)
R_1	=	125,710533		(2)
R_r	=	126,482880		$(2) \pm \delta$
P	=	0,006106		(16)
Q	=	163		
α	=	0,398	dB/m	(21)

$$h = 625, \mu\text{m}$$

$$t = 10, \mu\text{m}$$

$$k = 9,6$$

$$\rho = 2 \cdot 10^{-6} \Omega \text{ cm}$$

$$\delta = 2,25, \mu\text{m}$$

$R[\Omega]$	$w' [\mu\text{m}]$	$w [\mu\text{m}]$	$R_1[\Omega]$	$R_g[\Omega]$	P	Q	$\alpha [\text{dB/m}]$	$\frac{V_{ph}}{c}$
40	949	938	102,509901	103,057388	0,005312	188	1,23	0,398
50	622	611	125,710533	126,482880	0,006106	163	1,39	0,398
60	416	405	148,580239	149,653203	0,007170	139	1,61	0,404
70	281	270	171,161764	172,647238	0,008604	116	1,91	0,409
80	191	180	193,420784	195,474581	0,010507	95	2,30	0,414
90	130	120	215,105690	217,930561	0,012962	77	2,81	0,419
100	88	78	237,26661	241,195265	0,016288	61,4	3,51	0,422
46,93	706	700	118,242989	118,935799	0,005825	171	1,30	0,3969
50,64								

$$t = 0,84 \text{ ns für } 10 \text{ cm}$$